

SEMICONDUCTOR THIN FILM, METHOD OF MANUFACTURING IT, MANUFACTURING DEVICE, SEMICONDUCTOR ELEMENT AND METHOD OF MANUFACTURING IT

Publication number: JP2002261015 (A)

Publication date: 2002-09-13

Inventor(s): KURAMASU KEIZABURO; IDO MASUMI; SATANI YUJI; TAKETOMI YOSHINAO; TSUTSU HIROSHI; NISHITANI TERU; NISHITANI MIKHIKO; GOTO SHINJI; MINO YOSHIKO

Applicant(s): MATSUSHITA ELECTRIC IND CO LTD

Classification:

- international: H01L31/04; H01L21/20; H01L21/268; H01L21/336; H01L29/786; H01L31/04; H01L21/02; H01L29/66; (IPC1-7): H01L21/20; H01L21/268; H01L21/336; H01L29/786; H01L31/04

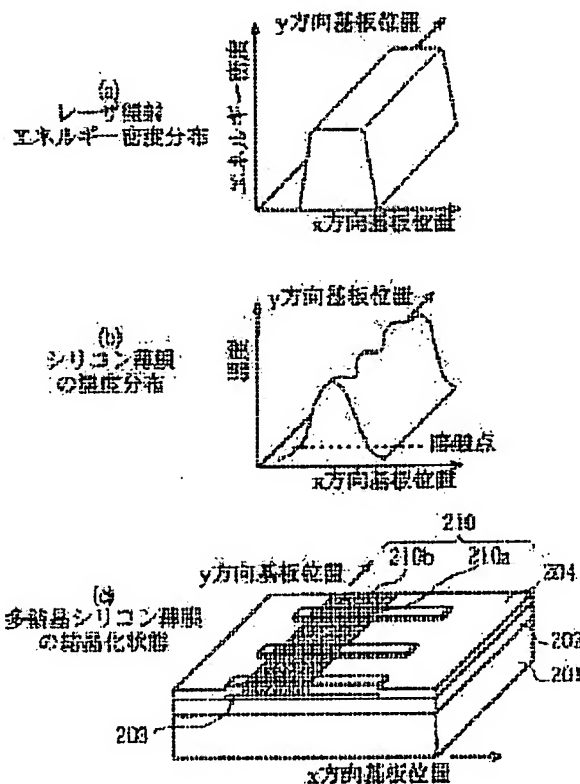
- European:

Application number: JP20010391468 20011225

Priority number(s): JP20010391468 20011225; JP19970347464 19971217; JP19980009467 19980121; JP19980062801 19980313; JP19980067993 19980318; JP19980138318 19980520; JP19980163130 19980611

Abstract of JP 2002261015 (A)

PROBLEM TO BE SOLVED: To make large-sized crystal grains in a silicon thin film in a polycrystalline silicon thin film transistor to obtain a semiconductor element having a high field-effect mobility and the like. **SOLUTION:** A semiconductor element is constituted in a structure that an upper insulating film 203 is formed on a lower insulating film 202, which is formed on its side coming into contact with a transparent insulative substrate 201 and has a heat conductivity higher than that of the film 203, and a two-layer structure insulating film consisting of a material having a heat conductivity higher than that of the film 202 is formed on the substrate 201. After that, the film 203 is formed by patterning into the form of a plurality of stripes and thereafter, an amorphous silicon thin film 204 is formed on the patterned insulating film.; Moreover, a laser beam is irradiated in scanning in parallel to the strip pattern of the film 203 to turn the thin film 204 into a polycrystalline silicon thin film 210.



Data supplied from the esp@cenet database — Worldwide

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2002-261015
(P2002-261015A)

(43) 公開日 平成14年9月13日 (2002.9.13)

(51) Int.Cl. ⁷	識別記号	F I	テマコード* (参考)
H 0 1 L 21/20		H 0 1 L 21/20	5 F 0 5 1
21/268		21/268	F 5 F 0 5 2
21/336		29/78	6 2 7 G 5 F 1 1 0
29/786		31/04	X
31/04			

審査請求 未請求 請求項の数97 O L (全 52 頁)

(21) 出願番号 特願2001-391468(P2001-391468)
(62) 分割の表示 特願平10-358241の分割
(22) 出願日 平成10年12月16日(1998. 12. 16)

(31) 優先権主張番号 特願平9-347464
(32) 優先日 平成9年12月17日(1997. 12. 17)
(33) 優先権主張国 日本 (J P)
(31) 優先権主張番号 特願平10-9467
(32) 優先日 平成10年1月21日(1998. 1. 21)
(33) 優先権主張国 日本 (J P)
(31) 優先権主張番号 特願平10-62801
(32) 優先日 平成10年3月13日(1998. 3. 13)
(33) 優先権主張国 日本 (J P)

(71) 出願人 000005821
松下電器産業株式会社
大阪府門真市大字門真1006番地
(72) 発明者 倉増 敬三郎
大阪府門真市大字門真1006番地 松下電器
産業株式会社内
(72) 発明者 井土 眞澄
大阪府門真市大字門真1006番地 松下電器
産業株式会社内
(74) 代理人 100097445
弁理士 岩橋 文雄 (外2名)

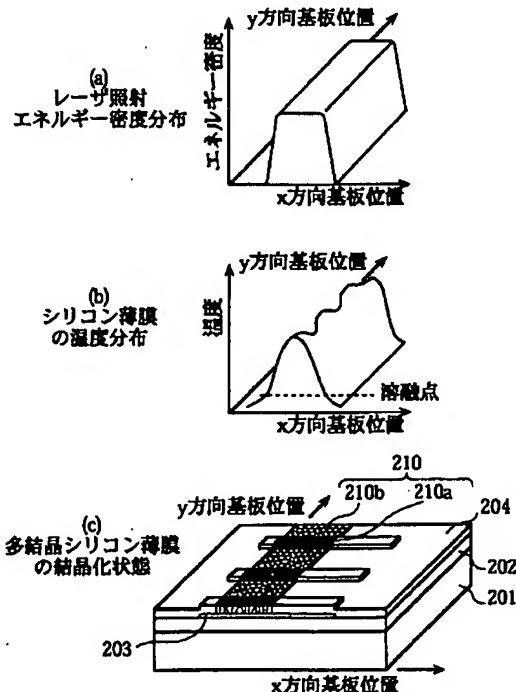
最終頁に続く

(54) 【発明の名称】 半導体薄膜、その製造方法、および製造装置、ならびに半導体素子、およびその製造方法

(57) 【要約】

【課題】 多結晶シリコン薄膜トランジスタのシリコン薄膜の粒径を多きくして、高い電界効果移動度を有する半導体素子を得る。

【解決手段】 透明絶縁性基板201と接する側の下層絶縁膜202の熱伝導率がその上に形成する上層絶縁膜203の熱伝導率よりも大きな材料よりなる2層構造の絶縁膜を透明絶縁性基板201上に形成した後、上層絶縁膜203を複数のストライプ状にパターン形成し、その後パターン加工された絶縁膜上に非晶質シリコン薄膜204を形成し、さらに上層絶縁膜203のストライプパターンに平行にレーザ光を走査照射して、非晶質シリコン薄膜204を多結晶シリコン薄膜210にする。



【特許請求の範囲】

【請求項 1】 基板上に、第 1 の熱伝導率を有する第 1 の絶縁膜と、上記第 1 の熱伝導率と異なる第 2 の熱伝導率を有し、部分的な領域に選択的に形成された第 2 の絶縁膜とを積層する工程と、
上記第 1 の絶縁膜および第 2 の絶縁膜上に非単結晶半導体薄膜を積層する工程と、
上記非単結晶半導体薄膜にエネルギービームを照射して結晶成長させる工程とを有することを特徴とする半導体薄膜の製造方法。

【請求項 2】 請求項 1 の半導体薄膜の製造方法であって、
上記基板上に上記第 1 の絶縁膜を積層した後に、上記第 2 の絶縁膜を積層するとともに、
上記第 2 の熱伝導率を上記第 1 の熱伝導率よりも低く設定することを特徴とする半導体薄膜の製造方法。

【請求項 3】 請求項 2 の半導体薄膜の製造方法であって、
上記第 1 の絶縁膜が、窒化珪素化合物と窒化酸化珪素化合物とのうちの何れか一方から成り、
上記第 2 の絶縁膜が、酸化珪素化合物から成ることを特徴とする半導体薄膜の製造方法。

【請求項 4】 基板上に、第 1 の熱伝導率を有する第 1 の絶縁膜と、上記第 1 の熱伝導率と異なる第 2 の熱伝導率を有し、部分的な領域に選択的に形成された第 2 の絶縁膜とを積層する工程と、
上記第 1 の絶縁膜および第 2 の絶縁膜上に非単結晶半導体薄膜を積層する工程と、
上記非単結晶半導体薄膜にエネルギービームを照射して結晶成長させる工程と、
上記結晶成長した半導体薄膜における、上記第 1 の絶縁膜と上記第 2 の絶縁膜とのうちの熱伝導率が高い方に対応する領域を用いて半導体素子を形成する工程とを有することを特徴とする半導体素子の製造方法。

【請求項 5】 請求項 4 の半導体素子の製造方法であって、
上記結晶成長した半導体薄膜における、上記第 1 の絶縁膜と上記第 2 の絶縁膜とのうちの熱伝導率が低い方に対応する領域を除去し、残った領域を用いて半導体素子を形成することを特徴とする半導体素子の製造方法。

【請求項 6】 請求項 4 の半導体素子の製造方法であって、
上記基板上に上記第 1 の絶縁膜を積層した後に、上記第 2 の絶縁膜を積層するとともに、
上記第 2 の熱伝導率を上記第 1 の熱伝導率よりも低く設定することを特徴とする半導体素子の製造方法。

【請求項 7】 請求項 6 の半導体素子の製造方法であって、
上記第 1 の絶縁膜が、窒化珪素化合物と窒化酸化珪素化合物とのうちの何れか一方から成り、

上記第 2 の絶縁膜が、酸化珪素化合物から成ることを特徴とする半導体素子の製造方法。

【請求項 8】 請求項 4 の半導体素子の製造方法であって、
上記第 2 の絶縁膜を、ストライプ状にパターンニングされた領域に選択的に形成することを特徴とする半導体素子の製造方法。

【請求項 9】 請求項 8 の半導体素子の製造方法であって、
上記エネルギービームの照射を、上記第 2 の絶縁膜のストライプ状パターンにおける長手方向に走査しながら行うとともに、
上記走査方向がほぼ電流経路の方向と一致するように、
上記半導体素子の形成を行うことを特徴とする半導体素子の製造方法。

【請求項 10】 基板上と、
上記基板上に積層され、第 1 の熱伝導率を有する第 1 の絶縁膜、および上記第 1 の熱伝導率と異なる第 2 の熱伝導率を有し、部分的な領域に選択的に形成された第 2 の絶縁膜と、
上記第 1 の絶縁膜および第 2 の絶縁膜上に積層された非単結晶半導体薄膜がエネルギービームの照射により結晶成長した半導体薄膜とを有する半導体素子であって、
上記結晶成長した半導体薄膜における、上記第 1 の絶縁膜と上記第 2 の絶縁膜とのうちの熱伝導率が高い方に対応する領域が、電流経路中に設けられていることを特徴とする半導体素子。

【請求項 11】 請求項 10 の半導体素子であって、
上記結晶成長した半導体薄膜における上記領域を複数有し、
上記各領域が、それぞれ、並列に電流が流れる複数の電流経路中に設けられていることを特徴とする半導体素子。

【請求項 12】 非単結晶半導体薄膜がエネルギービームの照射により結晶成長した半導体薄膜であって、
上記半導体薄膜の周縁部に、上記半導体薄膜と同一平面内で外方に延びた突起部が形成されていることを特徴とする半導体薄膜。

【請求項 13】 請求項 12 の半導体薄膜であって、
上記突起部は、上記エネルギービームの照射による結晶成長時に、1 つの結晶核が発生する大きさに形成されていることを特徴とする半導体薄膜。

【請求項 14】 請求項 13 の半導体薄膜であって、
上記突起部は、突出方向の突出長さが、上記半導体薄膜の膜厚以上、かつ、 $3\mu\text{m}$ 以下に形成されていることを特徴とする半導体薄膜。

【請求項 15】 請求項 13 の半導体薄膜であって、
上記突起部は、突出方向と直交する幅方向の長さが、半導体薄膜の膜厚以上、かつ、 $3\mu\text{m}$ 以下に形成されていることを特徴とする半導体薄膜。

【請求項 1 6】 請求項 1 2 の半導体薄膜であって、上記半導体薄膜は、対向する 1 対の辺を有する形状に形成され、

上記対向する辺にそれぞれ複数の上記突起部が形成されるとともに、上記各辺に形成された互いに隣り合う上記突起部の間隔が、上記対向する辺の間隔にほぼ等しくなるように設定されていることを特徴とする半導体薄膜。

【請求項 1 7】 非単結晶半導体薄膜がエネルギービームの照射により結晶成長した半導体薄膜を有する半導体素子であって、上記半導体薄膜の周縁部に、上記半導体薄膜と同一平面内で外方に延びた突起部が形成されていることを特徴とする半導体素子。

【請求項 1 8】 請求項 1 7 の半導体素子であって、上記半導体薄膜により形成されたソース領域とゲート領域とドレイン領域とを有する薄膜トランジスタが形成されるとともに、上記突起部は、少なくとも上記ゲート領域の周縁部に形成されていることを特徴とする半導体素子。

【請求項 1 9】 基板上に、非単結晶半導体薄膜であって、その非単結晶半導体薄膜と同一平面内で外方に延びた突起部を有する非単結晶半導体薄膜を形成する工程と、上記非単結晶半導体薄膜をエネルギービームの照射により結晶成長させる工程とを有することを特徴とする半導体薄膜の製造方法。

【請求項 2 0】 請求項 1 9 の半導体薄膜の製造方法であって、上記エネルギービームが、レーザー光、電子ビーム、イオンビームのうちの少なくとも何れか一つを含むことを特徴とする半導体薄膜の製造方法。

【請求項 2 1】 請求項 2 0 の半導体薄膜の製造方法であって、上記エネルギービームが、エキシマレーザー光を含むことを特徴とする半導体薄膜の製造方法。

【請求項 2 2】 非単結晶半導体薄膜をアニール処理により結晶化させる半導体薄膜の製造方法であって、上記非単結晶半導体薄膜の周辺部における結晶核を中央部における結晶核よりも早い時期に発生させ、その後、前記周辺部に発生した前記結晶核を、前記中央部において結晶核が発生もしくは結晶成長する以前に、中央部に向けて結晶成長させることを特徴とする半導体薄膜の製造方法。

【請求項 2 3】 請求項 2 2 の半導体薄膜の製造方法であって、アニール処理された半導体薄膜において、周辺部を中央部よりも早く冷却させることにより、半導体薄膜の周辺部における結晶核を中央部における結晶核よりも早い時期に発生させることを特徴とする半導体薄膜の製造方法。

【請求項 2 4】 請求項 2 3 の半導体薄膜の製造方法であって、

周辺部は略突起形状を有する周縁を含み、周縁部におけるアニール処理により発生して蓄積された熱の上記半導体薄膜と平行な面方向における逃げ方向を複数の方向となし、以て、周辺部を中央部に較べて早く冷却させることを特徴とする半導体薄膜の製造方法。

【請求項 2 5】 非単結晶半導体薄膜をアニール処理により結晶化させた半導体薄膜を有する半導体素子であって、

上記非単結晶半導体薄膜の周辺部における結晶核を中央部における結晶核よりも早い時期に発生させ、その後、前記周辺部に発生した前記結晶核を、前記中央部において結晶核が発生もしくは結晶成長する以前に、中央部に向けて結晶成長させた半導体薄膜を有する半導体素子。

【請求項 2 6】 チャネル領域と、前記チャネル領域の両側に配置されたソース領域、およびドレイン領域とを有する結晶質半導体層が基板上に形成されてなる半導体素子において、前記結晶質半導体層は、非単結晶質薄膜を結晶化してなるものであり、前記結晶質半導体層の少なくともチャネル領域には、結晶成長方向を制御する結晶成長方向制御空隙が設けられていることを特徴とする半導体素子。

【請求項 2 7】 請求項 2 6 の半導体素子であって、前記結晶成長方向制御空隙は、ソース領域とドレイン領域とを結ぶ方向に溝状の空隙が、2 列以上設けられて構成されていることを特徴とする半導体素子。

【請求項 2 8】 請求項 2 6 の半導体素子であって、前記結晶成長方向制御空隙が、ソース領域とドレイン領域とを結ぶ方向に不連続的に複数設けられていることを特徴とする半導体素子。

【請求項 2 9】 チャネル領域と、前記チャネル領域の両側に配置されたソース領域、およびドレイン領域とを有する結晶質半導体層が基板上に形成されてなる半導体素子において、前記結晶質半導体層は、非単結晶質薄膜を結晶化してなるものであり、少なくともチャネル領域には、チャネル領域本体部に比較して結晶化開始温度が高い早期結晶化領域が設けられていることを特徴とする半導体素子。

【請求項 3 0】 請求項 2 9 の半導体素子であって、前記早期結晶化領域は、ソース領域とドレイン領域とを結ぶ方向に長い形状であることを特徴とする半導体素子。

【請求項 3 1】 請求項 2 9 の半導体素子であって、前記早期結晶化領域は、チャネル領域本体部を構成する成分に不純物を含ませてなるものであることを特徴とする半導体素子。

【請求項 3 2】 請求項 2 6 の半導体素子であって、

前記結晶質半導体層は、シリコン、またはシリコンとゲルマニウムの化合物を主成分とするものであることを特徴とする半導体素子。

【請求項 3 3】 チャネル領域と、前記チャネル領域の両側に配置されたソース領域、およびドレイン領域とを有する結晶質半導体層が基板上に形成されてなる半導体素子の製造方法において、少なくとも、絶縁性基板の上に非単結晶質薄膜を堆積する工程と、前記非単結晶質薄膜に、結晶成長方向制御空隙を形成する工程と、結晶成長方向制御空隙が形成された非単結晶質半導体薄膜に、エネルギービームを照射して当該薄膜を結晶化する工程と、を備えることを特徴とする半導体素子の製造方法。

【請求項 3 4】 請求項 3 3 の半導体素子の製造方法であって、前記結晶成長方向制御空隙を、ソース領域とドレイン領域とを結ぶ方向に溝状に形成することを特徴とする半導体素子の製造方法。

【請求項 3 5】 請求項 3 3 の半導体素子の製造方法であって、前記結晶成長方向制御空隙を、ソース領域とドレイン領域とを結ぶ方向に不連続的に複数形成することを特徴とする半導体素子の製造方法。

【請求項 3 6】 チャネル領域と、前記チャネル領域の両側に配置されたソース領域、およびドレイン領域とを有する結晶質半導体層が形成されてなる半導体素子の製造方法において、少なくとも絶縁性基板の上に非単結晶質薄膜を堆積する工程と、前記非単結晶質半導体薄膜の一部に、当該部分の結晶化開始温度を高める不純物をイオン注入して不純物を含む早期結晶化領域を形成する早期結晶化領域形成工程と、前記早期結晶化領域形成工程の後、エネルギービームを照射して当該薄膜の結晶化を行う工程と、を備えることを特徴とする半導体素子の製造方法。

【請求項 3 7】 請求項 3 6 の半導体素子の製造方法であって、前記早期結晶化領域形成工程において、前記ソース領域と前記ドレイン領域とを結ぶ方向に長い帯状の早期結晶化領域を形成することを特徴とする半導体素子の製造方法。

【請求項 3 8】 請求項 3 6 の半導体素子の製造方法であって、前記早期結晶化領域が、前記ソース領域と前記ドレイン領域とを結ぶ方向に不連続的に配置することを特徴とする半導体素子の製造方法。

【請求項 3 9】 請求項 3 3 の半導体素子の製造方法であって、前記エネルギービームが、エキシマレーザビームであることを特徴とする半導体素子の製造方法。

【請求項 4 0】 基板上に形成された非単結晶質からなる薄膜に光ビームを照射することにより、前記非単結晶質を結晶化または再結晶化して結晶質半導体薄膜となす半導体薄膜の製造方法において、上記光ビームとして、被照射面である前記薄膜表面に温度勾配若しくは温度分布の不均一が生じるように、光エネルギー強度の分布パターンが調節された光ビームを用い、上記光ビームを静止状態で照射することを特徴とする半導体薄膜の製造方法。

【請求項 4 1】 請求項 4 0 の半導体薄膜の製造方法であって、前記光エネルギー強度の分布パターンは、ビーム幅内における光強度が一方から他方へ単調に増加または一方から他方へ単調に減少する分布パターンであることを特徴とする半導体薄膜の製造方法。

【請求項 4 2】 請求項 4 0 の半導体薄膜の製造方法であって、前記光エネルギー強度の分布パターンは、ビーム幅内において相対的に光強度の強い部分と相対的に光強度の弱い部分とが平面的に交互に配列された分布パターンであることを特徴とする半導体薄膜の製造方法。

【請求項 4 3】 請求項 4 2 の半導体薄膜の製造方法であって、前記光エネルギー強度の分布パターンは、少なくとも 2 つのそれぞれコヒーレントな光を同時に照射して光干渉を生じさせることにより形成されたものであることを特徴とする半導体薄膜の製造方法。

【請求項 4 4】 請求項 4 2 の半導体薄膜の製造方法であって、前記エネルギー強度の分布パターンは、少なくとも 2 つのそれぞれコヒーレントな光を同時に照射し、かつ前記光の少なくとも 1 つの光の位相を動的に変調することにより形成した波動的な干渉パターンであることを特徴とする半導体薄膜の製造方法。

【請求項 4 5】 基板上に形成された非単結晶質からなる薄膜に光ビームを照射し、しかる後放熱して、前記非単結晶質を結晶化または再結晶化する結晶質半導体薄膜の作製方法において、前記作製方法は、周囲雰囲気圧力を一定値以上に保つことにより、光ビームの照射された薄膜面に不均一な温度分布を生じさせることを特徴とする半導体薄膜の製造方法。

【請求項 4 6】 請求項 4 5 の半導体薄膜の製造方法であって、前記一定値以上の雰囲気圧力は、雰囲気ガスが水素ガスのとき、 10^{-5} torr 以上である半導体薄膜の製造方法。

【請求項 4 7】 基板上に形成された前駆体半導体膜に、少なくとも、上記前駆体半導体膜を結晶化させ得るエネルギーを上記前駆体半導体膜に与える第 1 のエネルギー

ビームと、上記第1のエネルギービームより上記前駆体半導体膜の吸収率が小さく、かつ、上記前駆体半導体膜を結晶化させ得るエネルギーよりも小さいエネルギーを上記前駆体半導体膜に与える第2のエネルギービームとを照射して、上記前駆体半導体膜を結晶化させる工程を有することを特徴とする半導体膜の製造方法。

【請求項48】 請求項47の半導体膜の製造方法であって、
上記前駆体半導体膜は、非晶質シリコン薄膜であることを特徴とする半導体膜の製造方法。

【請求項49】 請求項47の半導体膜の製造方法であって、
上記第1のエネルギービームは、上記前駆体半導体膜の吸収係数が、上記前駆体半導体膜の膜厚のほぼ逆数以上であるとともに、
上記第2のエネルギービームは、上記前駆体半導体膜の吸収係数が、上記前駆体半導体膜の膜厚のほぼ逆数以下であることを特徴とする半導体膜の製造方法。

【請求項50】 請求項47の半導体膜の製造方法であって、
上記第1のエネルギービームは、上記前駆体半導体膜の吸収係数が、上記前駆体半導体膜の膜厚の逆数のほぼ10倍以上であるとともに、
上記第2のエネルギービームは、上記前駆体半導体膜の吸収係数が、上記前駆体半導体膜の膜厚のほぼ逆数であることを特徴とする半導体膜の製造方法。

【請求項51】 請求項47の半導体膜の製造方法であって、
上記第1のエネルギービーム、および第2のエネルギービームは、互いに波長の異なる光であることを特徴とする半導体膜の製造方法。

【請求項52】 請求項51の半導体膜の製造方法であって、
上記第1のエネルギービームは、単波長のエネルギービームであるとともに、
上記第2のエネルギービームは、少なくとも可視光領域の波長成分を含む光であることを特徴とする半導体膜の製造方法。

【請求項53】 請求項52の半導体膜の製造方法であって、
上記第1のエネルギービームは、レーザ光であるとともに、
上記第2のエネルギービームは、赤外線ランプであることを特徴とする半導体膜の製造方法。

【請求項54】 請求項52の半導体膜の製造方法であって、
上記第1のエネルギービームは、レーザ光であるとともに、
上記第2のエネルギービームは、白熱光であることを特徴とする半導体膜の製造方法。

【請求項55】 請求項52の半導体膜の製造方法であって、
上記第1のエネルギービームは、レーザ光であるとともに、
上記第2のエネルギービームは、エキシマランプ光であることを特徴とする半導体膜の製造方法。

【請求項56】 請求項51の半導体膜の製造方法であって、
上記第2のエネルギービームは、少なくとも可視光領域から紫外光領域の波長成分を含む光であることを特徴とする半導体膜の製造方法。

【請求項57】 請求項56の半導体膜の製造方法であって、
上記第1のエネルギービームは、レーザ光であるとともに、
上記第2のエネルギービームは、キセノンフラッシュランプ光であることを特徴とする半導体膜の製造方法。

【請求項58】 請求項51の半導体膜の製造方法であって、
上記第1のエネルギービーム、および第2のエネルギービームは、レーザ光であることを特徴とする半導体膜の製造方法。

【請求項59】 請求項58の半導体膜の製造方法であって、
上記前駆体半導体膜は、非晶質シリコン薄膜であり、
上記第1のエネルギービームは、アルゴンフッ素エキシマレーザ、クリプトンフッ素エキシマレーザ、キセノン塩素エキシマレーザ、またはキセノンフッ素エキシマレーザのうちの何れかのレーザ光であるとともに、
上記第2のエネルギービームは、アルゴンレーザのレーザ光であることを特徴とする半導体膜の製造方法。

【請求項60】 請求項58の半導体膜の製造方法であって、
上記基板はガラス基板であり、
上記前駆体半導体膜は、非晶質シリコン薄膜であり、
上記第1のエネルギービームは、アルゴンフッ素エキシマレーザ、クリプトンフッ素エキシマレーザ、キセノン塩素エキシマレーザ、またはキセノンフッ素エキシマレーザのうちの何れかのレーザ光であるとともに、
上記第2のエネルギービームは、炭酸ガスレーザのレーザ光であることを特徴とする半導体膜の製造方法。

【請求項61】 請求項47の半導体膜の製造方法であって、
上記第1のエネルギービーム、および第2のエネルギービームは、上記前駆体半導体膜における帯状の領域に照射することを特徴とする半導体膜の製造方法。

【請求項62】 請求項47の半導体膜の製造方法であって、
上記第2のエネルギービームにおける上記前駆体半導体膜への照射領域は、上記第1のエネルギービームにおける上

記前駆体半導体膜への照射領域よりも大きく、かつ、上記第１のエネルギービームの照射領域を含む領域であることを特徴とする半導体膜の製造方法。

【請求項６３】 請求項４７の半導体膜の製造方法であって、
上記第１のエネルギービーム、および第２のエネルギービームは、上記前駆体半導体膜にほぼ垂直に入射するように照射することを特徴とする半導体膜の製造方法。

【請求項６４】 請求項４７の半導体膜の製造方法であって、
第２のエネルギービームは、少なくとも、上記第１のエネルギービームを照射するのに先立って照射することを特徴とする半導体膜の製造方法。

【請求項６５】 請求項６４の半導体膜の製造方法であって、
上記前駆体半導体膜の形成された基板を移動させるとともに、上記第２のエネルギービームは、上記前駆体半導体膜における上記第１のエネルギービームの照射位置よりも、上記移動方向前方側の位置に照射することを特徴とする半導体膜の製造方法。

【請求項６６】 請求項４７の半導体膜の製造方法であって、
上記第１のエネルギービームは、間欠的に照射する一方、
上記第２のエネルギービームは、連続的に照射することを特徴とする半導体膜の製造方法。

【請求項６７】 請求項６６の半導体膜の製造方法であって、
上記第１のエネルギービームは、パルス発振のレーザ光である一方、
上記第２のエネルギービームは、連続発振のレーザ光であることを特徴とする半導体膜の製造方法。

【請求項６８】 請求項６６の半導体膜の製造方法であって、
上記第１のエネルギービームは、パルス発振のレーザ光である一方、
上記第２のエネルギービームは、ランプの光であることを特徴とする半導体膜の製造方法。

【請求項６９】 請求項４７の半導体膜の製造方法であって、
上記第１のエネルギービーム、および第２のエネルギービームは、互いに同期させて、間欠的に照射することを特徴とする半導体膜の製造方法。

【請求項７０】 請求項６９の半導体膜の製造方法であって、
上記第１のエネルギービームを照射する期間は、上記第２のエネルギービームを照射する期間内で、かつ、上記第２のエネルギービームの照射周期の３分の２以下の期間であることを特徴とする半導体膜の製造方法。

【請求項７１】 請求項６９の半導体膜の製造方法であって、

上記第１のエネルギービーム、および第２のエネルギービームは、パルス発振のレーザ光であることを特徴とする半導体膜の製造方法。

【請求項７２】 請求項６９の半導体膜の製造方法であって、
上記第１のエネルギービームは、パルス発振のレーザ光である一方、
上記第２のエネルギービームは、間欠的に点灯されるランプの光であることを特徴とする半導体膜の製造方法。

【請求項７３】 請求項４７の半導体膜の製造方法であって、
上記第１のエネルギービーム、および第２のエネルギービームは、上記前駆体半導体膜が３００℃以上１２００℃以下の温度に加熱されるように照射することを特徴とする半導体膜の製造方法。

【請求項７４】 請求項４７の半導体膜の製造方法であって、
上記第１のエネルギービーム、および第２のエネルギービームは、上記前駆体半導体膜が６００℃以上１１００℃以下の温度に加熱されるように照射することを特徴とする半導体膜の製造方法。

【請求項７５】 請求項４７の半導体膜の製造方法であって、さらに、
上記前駆体半導体膜の形成された基板をヒータにより加熱する工程を有することを特徴とする半導体膜の製造方法。

【請求項７６】 請求項７５の半導体膜の製造方法であって、
上記前駆体半導体膜の形成された基板が３００℃以上６００℃以下の温度になるように加熱することを特徴とする半導体膜の製造方法。

【請求項７７】 請求項４７の半導体膜の製造方法であって、
上記第１のエネルギービームは、上記前駆体半導体膜における複数の領域に照射するとともに、
上記第２のエネルギービームは、上記複数の領域の一部についてだけ照射することを特徴とする半導体膜の製造方法。

【請求項７８】 請求項４７の半導体膜の製造方法であって、
上記第２のエネルギービームは、上記基板における吸収率が、上記前駆体半導体膜における吸収率よりも大きいことを特徴とする半導体膜の製造方法。

【請求項７９】 請求項７８の半導体膜の製造方法であって、
上記第１のエネルギービームは、上記前駆体半導体膜の吸収係数が、上記前駆体半導体膜の膜厚の逆数のほぼ１０倍以上であることを特徴とする半導体膜の製造方法。

【請求項８０】 請求項７８の半導体膜の製造方法であって、

上記基板はガラス基板であり、
上記前駆体半導体膜は、非晶質シリコン薄膜であり、
上記第1のエネルギービームは、アルゴンフッ素エキシマレーザ、クリプトンフッ素エキシマレーザ、キセノン塩素エキシマレーザ、またはキセノンフッ素エキシマレーザのうちの何れかのレーザ光であるとともに、
上記第2のエネルギービームは、炭酸ガスレーザのレーザ光であることを特徴とする半導体膜の製造方法。

【請求項81】 基板上に形成された前駆体半導体膜を結晶化させる半導体膜の製造装置であって、
第1のエネルギービームを照射する第1の照射手段と、
上記第1のエネルギービームより上記前駆体半導体膜の吸収率が小さい第2のエネルギービームとを照射する第2の照射手段とを備えたことを特徴とする半導体膜の製造装置。

【請求項82】 請求項81の半導体膜の製造装置であって、
上記第2の照射手段は、放射状に第2のエネルギービームを発するランプであるとともに、
さらに、上記第2のエネルギービームを集光する凹面反射鏡を備えたことを特徴とする半導体膜の製造装置。

【請求項83】 請求項81の半導体膜の製造装置であって、
さらに、上記第1のエネルギービームと第2のエネルギービームとのうち、いずれか一方を反射する一方、他方を透過させる反射板を備え、
上記第1のエネルギービーム、および第2のエネルギービームを、何れも上記前駆体半導体膜にほぼ垂直に入射させるように構成されていることを特徴とする半導体膜の製造装置。

【請求項84】 請求項81の半導体膜の製造装置であって、
上記前駆体半導体膜は、非晶質シリコン薄膜であり、
上記第1の照射手段は、アルゴンフッ素エキシマレーザ、クリプトンフッ素エキシマレーザ、キセノン塩素エキシマレーザ、またはキセノンフッ素エキシマレーザのうちの何れかであるとともに、
上記第2の照射手段は、アルゴンレーザであることを特徴とする半導体膜の製造装置。

【請求項85】 請求項81の半導体膜の製造装置であって、
上記基板はガラス基板であり、
上記前駆体半導体膜は、非晶質シリコン薄膜であり、
上記第1のエネルギービームは、アルゴンフッ素エキシマレーザ、クリプトンフッ素エキシマレーザ、キセノン塩素エキシマレーザ、またはキセノンフッ素エキシマレーザのうちの何れかのレーザ光であるとともに、
上記第2のエネルギービームは、炭酸ガスレーザのレーザ光であることを特徴とする半導体膜の製造装置。

【請求項86】 画像表示領域と駆動回路部領域とを有

する基板上に形成された非単結晶半導体薄膜にエネルギービームを照射して結晶成長させる工程を有する半導体薄膜の製造方法であって、

上記画像表示領域への第1の照射は、ビームの断面形状が線状のエネルギービームを用いて行う一方、
上記駆動回路部領域への第2の照射は、ビームの断面形状が角状のエネルギービームを用い、かつ、上記第1の照射よりも高いエネルギー密度で行うことを特徴とする半導体薄膜の製造方法。

【請求項87】 画像表示領域と駆動回路部領域とを有する基板上に形成された非単結晶半導体薄膜にエネルギービームを照射して結晶成長させる工程を有する半導体薄膜の製造方法であって、

上記画像表示領域への第1の照射は、上記基板に対して相対的にエネルギービームを走査し、エネルギービームの照射領域を所定のオーバーラップ量でずらしながら照射する走査照射である一方、

上記駆動回路部領域への第2の照射は、上記基板に対して相対的にエネルギービームを固定して行う静止照射で、かつ、上記第1の照射よりも高いエネルギー密度で行うことを特徴とする半導体薄膜の製造方法。

【請求項88】 請求項87の半導体薄膜の製造方法であって、
上記第2の照射は、上記基板に対して相対的にエネルギービームを固定した状態で、複数回行うことを特徴とする半導体薄膜の製造方法。

【請求項89】 画像表示領域と駆動回路部領域とを有する基板上に形成された非単結晶半導体薄膜にエネルギービームを照射して結晶成長させる工程を有する半導体薄膜の製造方法であって、
上記画像表示領域と、上記駆動回路部領域における所定の複数の領域とに対して、それぞれ互いに異なるエネルギー密度で、かつ、上記画像表示領域よりも上記駆動回路部領域のほうが高いエネルギー密度で、エネルギービームの照射を行うことを特徴とする半導体薄膜の製造方法。

【請求項90】 請求項89の半導体薄膜の製造方法であって、
上記駆動回路部領域における上記各領域のうち、ラッチ回路およびシフトレジスタのうちの少なくとも何れかを構成するトランスマフケットが形成される領域へのエネルギービームの照射は、他の領域へのエネルギービームの照射よりも高いエネルギー密度で行われることを特徴とする半導体薄膜の製造方法。

【請求項91】 画像表示領域と駆動回路部領域とを有する基板上に形成された非単結晶半導体薄膜にエネルギービームを照射して結晶成長させる工程を有する半導体薄膜の製造方法であって、
上記画像表示領域に対応した領域が上記駆動回路部領域に対応した領域よりも上記エネルギービームの透過率が低いフィルタを介して、上記画像表示領域および上記駆動

回路部領域へのエネルギービームの照射を同時に行うことを特徴とする半導体薄膜の製造方法。

【請求項 9 2】 基板上に形成された非単結晶半導体薄膜にエネルギービームを照射して結晶成長させる工程を有する半導体薄膜の製造方法であって、上記エネルギービームの照射を、エネルギービームの散乱性を有する均一化素子を介して行うことを特徴とする半導体薄膜の製造方法。

【請求項 9 3】 請求項 9 2 の半導体薄膜の製造方法であって、上記均一化素子は、部分的にエネルギービームの透過性を有する領域を有し、上記透過性を有する領域に入射したエネルギービームをそのまま透過させて、上記非単結晶半導体薄膜に照射することを特徴とする半導体薄膜の製造方法。

【請求項 9 4】 エネルギービーム発生手段と、上記エネルギービーム発生手段から発せられたエネルギービームをエネルギーの均一な所定のビーム断面形状に整形する均一化手段とを備え、上記整形されたエネルギービームを、基板上に形成された非単結晶半導体薄膜に照射して結晶成長させる半導体薄膜の製造装置であって、さらに、上記エネルギービームの透過率が互いに異なる領域を有するフィルタを備え、上記フィルタを介して、上記非単結晶半導体薄膜における複数の領域に、互いに異なるエネルギー密度で上記エネルギービームの照射を行うように構成されたことを特徴とする半導体薄膜の製造装置。

【請求項 9 5】 請求項 9 4 の半導体薄膜の製造装置であって、上記フィルタは、光学薄膜により、上記エネルギービームの透過率が互いに異なる領域を有するように構成されていることを特徴とする半導体薄膜の製造装置。

【請求項 9 6】 請求項 9 4 の半導体薄膜の製造装置であって、さらに、上記基板が配置されるチャンバを備え、上記チャンバに形成された窓を介して上記エネルギービームの照射が行われるように構成されるとともに、上記フィルタが、上記窓に設けられていることを特徴とする半導体薄膜の製造装置。

【請求項 9 7】 エネルギービーム発生手段と、上記エネルギービーム発生手段から発せられたエネルギービームをエネルギーの均一な所定のビーム断面形状に整形する均一化手段とを備え、上記整形されたエネルギービームを、基板上に形成された非単結晶半導体薄膜に照射して結晶成長させる半導体薄膜の製造装置であって、上記均一化手段が、エネルギービームを複数のビーム断面形状に選択的に切り替えて整形し得るように構成されていることを特徴とする半導体薄膜の製造装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、液晶ディスプレイに用いられる薄膜トランジスタ（TFT）、ラインセンサ等の光センサや太陽電池などの光起電力素子、SRAM（Static Random Access Memory）などのメモリLSI等に適用される半導体膜、その製造方法、および製造装置に関するものである。上記半導体膜は、より詳しくは、例えば、ガラス基板上などに形成される、非晶質材料などがレーザアニール処理されることによって形成された結晶性を有する半導体薄膜である。また、そのような半導体薄膜を用いた半導体素子、およびその製造方法に関するものである。

【0002】

【従来の技術】従来、薄膜トランジスタ（TFT）等を構成する高品質なシリコンの半導体薄膜を非晶質絶縁基板上などに形成する方法および装置として、グロー放電を用いるプラズマCVD法およびプラズマCVD装置が用いられている。これらの製造方法および装置で得られる水素化アモルファスシリコン（a-Si）膜は、長年にわたる精力的な研究開発によって、高品質な半導体薄膜として機能する水準に達し、例えばラップトップ型やノート型のパーソナルコンピュータ、エンジニアリングワークステーション、カーナビゲーション装置等におけるアクティブマトリクス液晶ディスプレイの画素用スイッチングトランジスタ、ファクシミリのイメージセンサ用光センサ、電卓用バッテリーの太陽電池などの電気光学装置や、各種集積回路等において実用化されている。上記水素化アモルファスシリコンの最大の長所は、高々300℃程度のプロセス温度で大面積の基板上に再現性よく安定して製造できることである。

【0003】一方、近年、ディスプレイやイメージセンサの大型化、画素の高密度化（高精細化）が進むにしたがって、より高速な駆動に追従できるシリコン半導体薄膜が要求されるようになってきている。また、軽量化や低コスト化を図るために、液晶ディスプレイの周辺回路部分に形成されるドライバ素子に適用するためにも、高速な動作をし得ることが必要とされる。ところが、例えば上記水素化アモルファスシリコンの電界効果移動度は、高々 $1.0\text{ cm}^2/\text{V} \cdot \text{sec}$ であり、上記要求を充分満たす電気的特性は得られない。

【0004】そこで、結晶性を有する半導体薄膜を形成して電界効果移動度等を向上させる手法が研究され、そのプロセスとして、（1）シランガスに水素や SiF_4 を混合してプラズマCVD法を用いることによって、堆積する薄膜を結晶化させる製造方法、および（2）アモルファスシリコンを前駆体として結晶化を試みる製造方法が開発されている。

【0005】上記（1）は、半導体薄膜の形成と同時に結晶化を行わせるものであるが、基板を比較的高温（6

00℃以上)に加熱する必要がある。そのために、基板として、高温に耐える高価な石英基板等を用いる必要があり、安価なガラス基板を用いることが困難であり、製造コストが高くつくという欠点がある。具体的には、例えばアクティブマトリクス型の液晶表示装置に多く用いられるコーニング7059ガラスは、ガラス歪点が593℃であり、600℃以上の加熱処理を行うと、ガラス基板の縮みや歪みなどの機械的な変形等が顕著になるため、適正な半導体回路の形成プロセスや液晶パネルの作製プロセス等が困難になる。また、多次元的な集積を図ろうとすると、先に形成した回路領域に熱的損傷を与える恐れがある。

【0006】また、上記(2)は、基板上にアモルファスシリコン薄膜を形成し、これを加熱して多結晶シリコン(ポリシリコン:p-Si)薄膜を形成するもので、主として600℃程度の温度で長時間熱処理を行う固相成長法と、レーザアニール法(特にエキシマレーザアニール法)とが用いられる。

【0007】前者の固相成長法は、アモルファス薄膜が形成された基板を加熱し、600℃以上の温度に20時間以上保つ必要があるため、やはり、製造コストの増大等を招く。

【0008】一方、後者のエキシマレーザアニール法は、例えばIEEE Electron Device Letters, 7(1986)pp. 276-278や、IEEE Transactions on Electron Devices, 42(1995)pp. 251-257に開示されているように、アモルファスシリコン薄膜に、光エネルギーが大きいUV光であるエキシマレーザ光を照射して結晶化させるもので、直接ガラス基板を加熱することなく、電界効果移動度の高い($>100\text{ cm}^2/\text{V}\cdot\text{s}$)、比較的良好な電気的特性の多結晶シリコン薄膜を得ることに成功している。すなわち、アモルファスシリコンは、図1に示すような透過率特性を有し、例えばXeClエキシマレーザによる波長が308nmのレーザ光に対しては、吸収係数が 10^6 cm^{-1} 程度であるため、レーザ光は、ほとんどアモルファスシリコンの表面から100Å程度の領域で吸収され、基板の温度はほとんど上昇することなく(概ね600℃以下)、アモルファスシリコンだけが高温になって、結晶化(多結晶化または単結晶化)する。それゆえ、安価なガラス基板が使用でき、また、局所的に光ビームを照射して結晶化させることができるので、さほど高速性の要求されない画素領域をアモルファス薄膜のままとし、画素領域の周辺のみを結晶化してここに高速性の要求されるドライバ回路を形成するといった多次元的な集積や、既に形成されている回路に熱的ダメージを与えることなく、順次、同一基板上の特定領域に良質の結晶質薄膜を形成することが可能になる。更に、この技術によるとCPU(Central Processing Unit)などを同一基板上に集積することも可能になる。

【0009】ここで、上記のようなp-Siを用いた半

導体素子の例としてのTF-Tの一般的な構造および製造方法について説明する。

【0010】図2は、コプレーナ(coplanar)構造のTF-T110の概略を示す模式図であり、図2(a)はTF-T110の平面図、図2(b)は図2(a)におけるP-P'矢視断面図である。図2に示すように、上記TF-T110は、絶縁性基板111上に、アンダーコート層112と、p-Si膜113と、第1の絶縁膜(ゲート絶縁膜)114と、第2の絶縁膜116と、ゲート電極115、ソース電極117s及びドレイン電極117dの3つの電極とが設けられて構成されている。p-Si膜113は、Si(シリコン)からなる結晶性半導体層である。また、p-Si膜113は、アンダーコート層112上に、所定の形状にパターニングされて形成されている。更に、p-Si膜113は、チャネル領域113aと、ソース領域113b及びドレイン領域113cとからなっており、上記ソース領域113b及びドレイン領域113cは、チャネル領域113aの両側に位置する。このソース領域113b及びドレイン領域113cは、リン又はボロン等の不純物イオンをドーピングすることにより形成される。

【0011】第1の絶縁膜114は、例えば二酸化シリコン(SiO_2)からなり、上記p-Si膜113及びアンダーコート層112の上方に形成されている。上記ゲート電極115は、例えばアルミニウム(Al)等からなる金属薄膜である。該ゲート電極115は、第1の絶縁膜114の上方に位置し、かつp-Si膜113のチャネル領域113aに対応する位置に設けられている。第2の絶縁膜116は、例えば SiO_2 からなり、上記ゲート電極115及び第1の絶縁膜114の上方に積層されている。

【0012】第1の絶縁膜114及び第2の絶縁膜116には、それぞれp-Si膜113のソース領域113b又はドレイン領域113cに達するコンタクトホール118・118が形成されている。ソース電極117s及びドレイン電極117dは、このコンタクトホール118・118を介して、ソース領域113b又はドレイン領域113cと接触するように形成されている。上記ゲート電極115、ソース電極117s及びドレイン電極117dは、図示の断面以外の部分で所定の形状にパターニングされることにより、配線パターンを構成している。

【0013】上記TF-T110は次のようにして製造されている。まず、上記絶縁性基板111上に、例えば SiO_2 からなるアンダーコート層112を成膜する。これにより、後に形成されるp-Si膜113等への不純物の拡散防止などが図られる。次に、上記アンダーコート層112上に、非晶質性シリコンとしてのa-Si膜(図示しない)を例えばプラズマCVD法によって成膜し、該a-Si膜をエッチングにて所定の形状にパター

ニングする。なお、パターニングは結晶化の後に行ってもよい。続いて、上記 a-Si 膜に短波長のエキシマレーザー等を照射して放冷する（レーザーアニール）。これにより、改質、すなわち上記 a-Si 膜が多結晶化して p-Si 膜 113 が形成される。ここで、a-Si 膜は短波長領域での光の吸収係数が大きいので、エネルギービームとしてエキシマレーザーを用いると、a-Si 膜のみを選択的に加熱することができる。したがって、絶縁性基板 111 の温度の上昇が小さいので、絶縁性基板 111 の材料として、低コストのガラス基板等を採用できるという利点がある。

【0014】上記で形成した p-Si 膜 113 の上に、第 1 の絶縁膜 114 を常圧 CVD (Chemical Vapor Deposition) 法にて成膜し、さらに第 1 の絶縁膜 114 上に、ゲート電極 115 を形成する。次に、上記ゲート電極 115 をマスクとして、p-Si 膜 113 に、例えばイオンドーピング法にて、ドナー若しくはアクセプタとなる不純物イオン、具体的にはリン又はボロン等の不純物イオンを注入する。これにより、上記 p-Si 膜 113 に、チャンネル領域 113a と、ソース領域 113b 及びドレイン領域 113c とが形成される。

【0015】次に、ゲート電極 115 上に第 2 の絶縁膜 116 を成膜した後、コンタクトホール 118・118 を形成し、例えばアルミニウムを蒸着させ、パターニングしてソース電極 117s およびドレイン電極 117d を形成する。

【0016】上記のような p-Si 膜形成過程におけるエキシマレーザー等のパルス発振方式のレーザーは、出力が大きく、例えばラインビーム状のレーザー光を基板を移動させるなどして走査しながら照射することにより、一度に広い面積のアモルファスシリコンを結晶化させることができるので半導体装置の量産に有利であるが、結晶品質を向上させることが困難であるという課題を有している。すなわち、この種のレーザーは、1パルスの照射時間が数 10 ns 程度と非常に短く、照射時と非照射時との温度差が大きくなるため、熔融されたシリコン膜は急速に冷却される過程で結晶化する。それゆえ、結晶成長程度や結晶方位の制御が困難であり、十分な結晶成長が行われにくく、結晶粒径が小さくなって結晶粒界密度が大きくなったり、ばらつきが大きくなったりしがちであるとともに、結晶欠陥が多くなりしがちである。より詳細には、レーザー照射後の冷却過程において、結晶核が無秩序に発生し、無秩序に発生した各々の結晶核は、これまたそれぞれ無秩序な方向に成長する。そして、結晶粒同士が互いにぶつかり合った状態で結晶成長が止まる。このような成長過程を経て生成された結晶粒は、小粒でランダムな形状のものとなる。このため、結晶粒界が多数存在する poly-Si 膜となり、このような poly-Si 膜では、電荷キャリアがスムーズに移動できないので、電界効果移動度等の TFT 特性に劣るものとなる。

【0017】以下、結晶成長のメカニズム、および良好な結晶成長を行わせることが困難な理由について、より詳細に説明する。上記エキシマレーザーは、Xe、Kr などの希ガスと Cl、F などのハロゲンの混合ガスを電子ビームで励起する方法により発生するが、このままでは好適に使用し難い。このため、ビームホモジナイザーと呼ばれる光学系を用いて数 cm 角程度の矩形あるいはライン状の均一な光強度を持つものに整形した光ビームが、レーザーアニール法において使用されている。そして、基板上に形成された非単結晶質薄膜（通常、アモルファス薄膜）の結晶化に際しては、この整形された光ビームをスキャンしながら照射する手法が用いられている。

【0018】しかし、この方法においても解決すべき幾つかの課題を抱えており、例えば結晶粒径や結晶化度の均一性が悪く、トランジスタ特性が安定しない、電界効果移動度が低いといった課題を抱えている。このため、これらの課題を解決するための方法として、(1) 照射面の一部に反射膜や吸収膜を被せ薄膜面の光吸収性を制御することにより強度分布を形成して、結晶の成長方向を誘導する技術や、(2) 基板を加熱（400℃）した状態でレーザー照射を行うことにより、結晶化を円滑に進行させる技術（Extended Abstracts of the 1991 International Conference on Solid State Devices and Materials, Yokohama, 1991, p.p. 623-625）などが提案されている。また、例えば Jpn. J. Appl. Phys. 31(1992)p4550-4554 に開示されているものも知られている。これは、例えば図 3 に示すように、前駆体半導体薄膜 122 が形成されたガラス基板 121 を基板ステージ 124 に載置し、基板加熱ヒータ 125 によって基板ステージ 124 を 400℃ 程度に加熱した状態で、エキシマレーザー 123 のレーザー光 123a を前駆体半導体薄膜 122 に照射するものである。このように、レーザー光の照射時にガラス基板を加熱する方法が併用されることによって、高い結晶品質、すなわち、比較的、大きく、かつ均一な結晶粒が得られ、電気的特性が向上する。

【0019】このうち、前者 (1) は単結晶化を図ることもでき、また後者 (2) は比較的簡便に適用でき、この技術を用いると電界効果移動度のばらつきが ±10% 以内に抑えられるとされる。しかしながら、上記技術には下記のような問題点があり、多次元的な集積と一層のコストダウンを図ろうとする最近の技術動向に十分に対応できるものではない。

【0020】すなわち、上記 (1) の技術は、反射膜等を施す工程が必要であるので、その分製造工程が煩雑になりコスト上昇を招く。また、限定された狭い領域に反射膜等を施すのは容易でないので、微小な特定領域の結晶化を図り難い。

【0021】他方、上記 (2) の技術では、基板を加熱するための加熱工程を必要とするので、その分生産性が

低下する。すなわち、固相成長法ほど高温には加熱しないものの、基板を加熱および冷却するプロセスには、やはり時間がかかり（例えば30分～1時間程度）、スループットが低下するという問題点も有している。この問題点は、基板の面積が大きくなるほど、基板の歪みを緩和するために加熱および冷却に要する時間が長くなり、一層顕著なものになる。またこの技術は、電界効果移動度のばらつきをある程度減少させることができるものの、電界効果移動度自体を十分に高めることができないので、高速性が要求される回路を形成するには不十分である。すなわち、ガラス基板の歪み等を生じさせないためには、550℃程度以上にガラス基板を加熱することはできず、より高い結晶品質等を得ることが困難である。更にこの技術は基板全体を加熱する方法であるので、基板上の限定された領域（特定領域）のみの結晶化を図るには不向きである。

【0022】以上のように上記（１）、（２）の技術は、いずれも製造コストを上昇させる等の課題を有する。そして特に上記（１）、（２）の技術（従来の他の技術についても同様である）は、多様かつ多次元的な積層を実現しにくいという本質的問題点を有している。すなわち、これらの技術が採用する温度分布の制御手段は、高速性が要求される回路領域（多結晶化領域）と、そうでない回路領域（アモルファス領域）とを同一基板上に選択的に形成するには不向きな手段であり、それゆえこれらの技術によっては、高度な集積化とコストダウンとを同時に実現し難い。

【0023】ここで、限定された任意の領域のみを結晶化できる技術の有用性について説明する。従来技術にかかるレーザアニール法においては、図4に示すような、ビームの側部（エッジ部）が急峻で頂上が平坦（単位面積当たりのエネルギー強度が同一）な光ビームが用いられている。このような特性の光ビームを用いたpoly-Si薄膜であっても、従来ではそれほど高速な動作が要求されない例えば画素電極のスイッチング回路等を形成するために使用されていたので十分であった。

【0024】しかし、ゲート駆動回路やソース駆動回路、さらにはCPUなどの高速な動作を必要とする素子をも同一の基板上に一体的に形成しようとする場合においては、上記従来技術で実現できる程度の品質の多結晶質薄膜では不十分である。具体的には、例えばLCDの画素領域においては $0.5 \sim 10 \text{ cm}^2/\text{Vs}$ 程度の移動度で十分であるが、画素を制御するためのゲート回路やソース回路等の周辺駆動回路では、 $100 \sim 300 \text{ cm}^2/\text{Vs}$ 程度の移動度が必要である。ところが、上記特性の光ビームを用いる従来技術では、安定して高い移動度を得ることができない。すなわち、一般に多結晶シリコン薄膜では、結晶の粒径が大きければ大きいほど移動度等のトランジスタ特性が高くなるが、上記のような多結晶化処理によっては、十分なトランジスタ特性を得

ることはできない。

【0025】この原因としては、上記特性の光ビームでは、結晶粒や結晶化度の不均一性が大きくなり、また結晶粒を大きくし結晶化度を高めようとして、照射強度を強めたり照射回数を増やすと、一層結晶粒の大きさが不揃いになって結晶化度がばらつくようになるからである。以下、この原因について詳細に検討する。

【0026】図5は、基板上に形成された非晶質シリコン薄膜に上記矩形状の光ビームを照射したときにおける結晶化度の分布を示す模式図である。図5において、1701は照射光の境界を示し、1702、1704は結晶化度の低い部分を示し、斜線部1703は結晶化度の高い部分を示す。この図に示すごとく、エネルギー強度が均一なエキシマレーザを用いた従来法によると、照射光の境界1701より少し内側に入った斜線部1703のみで結晶化度が高くなり、他の部分（境界付近1702および中央部1704）では結晶化度が低くなるという特徴的な結晶化度の分布パターンが形成される。そして、このことは、顕微ラマン分光法によって確認される。

【0027】すなわち、図5のA-A線に沿う部分のラマン強度の測定結果を図6に示すが、図6において、境界より少し内側に入ったところの急峻なピークのため、この部分の結晶化度が高いことがわかる。また、中央部分にピークが存在しないことから、この部分の結晶化度が低いことがわかる。

【0028】次に、図7を参照しながら、このような結晶化度の不均一が生じるメカニズムについて考察する。非晶質シリコン薄膜に光ビームを照射し、薄膜温度をシリコンの熔融温度以上（約1400℃以上）に加熱した後、光照射を止めると、放熱により薄膜温度が低下し、この過程で熔融していたシリコンが析出し結晶化する。ここで、図7（a）のような均一な光強度分布の光ビームを照射した場合、薄膜面には図7（b）に示すような温度分布パターンが形成される。すなわち、中央部には温度勾配のない平坦な温度領域が形成され、周辺部では熱が周囲に逃げるために急峻な温度勾配が形成されるが、この場合、中央部の温度がシリコンの熔融温度以上であれば、照射終了後に、まず温度分布曲線1901と結晶化温度線1902との交点付近（境界付近）の温度が結晶化温度に達する。よって、この付近に結晶核（1903）が発生する（図7（c））。すなわち、非晶質シリコン薄膜が熔融点を超え、熔融点を越えた領域で非晶質シリコン薄膜が熔融し固化するときに結晶化が起こることにより多結晶化が図られる。次いで、更に温度が下がると（図7（d））、前記結晶核1903を開始点として未だ結晶化温度に達していない中央部方向に向かって結晶化が進行していく（図7（e））が、光エネルギー強度の均一な光ビームを用いた場合では、図7

（b、d、f）の如く中央部に面方向の温度勾配が殆ど

ない状態で温度降下する。したがって、温度降下のある時点で比較的広い範囲が同時に結晶化温度に到達し（図7（f））、この範囲（1904）の何れの部位においても等しい確率で結晶核が発生し得るようになる。このため、図7（g）に示すように、1904の全面において同時に微小な結晶核が発生し、その結果として微小な多数の結晶粒からなるpoly-Si薄膜が形成される。このようなpoly-Si薄膜は、当然に結晶粒界の密度が大きい。よって、結晶粒界にキャリアが捕捉される程度が大きくなるので、電界効果移動度が小さくなる。なお、図7（c）の1900は薄膜の断面を示している。

【0029】また、上記のような結晶化度の不均一が生じるメカニズムは、図8に示すようにライン状のレーザービームを照射する場合も同様である。ここで、図8において、（a）は、使用するエキシマレーザーのx、y方向のエネルギー密度分布を、（b）は、このようなエネルギー密度分布を有するエキシマレーザーを非晶質シリコン薄膜上に照射した場合の非晶質シリコン薄膜の温度上昇分布を、（c）は上記の（a）及び（b）のようにしてレーザーが照射される多結晶シリコン薄膜トランジスタの斜視図を示している。すなわち、図8（a）に示すようにエネルギー分布を有するレーザーを用いていることに起因して、被照射領域のy方向の温度分布はほぼ均一であるものの、図8（b）に示すように、x方向では中央部が高く両側が低い温度分布を生じる。このような温度分布の結果として、結晶化はx方向の周辺部から中央へ進み、多数の核生成により中央部ではそれぞれの成長面が出会うことになり、図8（c）に多結晶シリコン薄膜の結晶化状態を模式的に示すように、レーザービームのラインビームエネルギー密度が低い部分の結晶粒は大きいものの、エネルギー密度が高い部分（中央部）の結晶粒は小さくなってしまふ。なお、図8において、131は透明絶縁性基板、134は多結晶シリコン薄膜で141は結晶粒を示している。また、139は絶縁膜で一般には2酸化珪素(SiO₂)膜が用いられ、140は非晶質シリコン薄膜である。

【0030】なお、上記の例では、説明を簡単化するために1回のエネルギービームの照射を行った場合を示したが、複数回照射する場合などでも同様である。

【0031】また、従来のレーザーアニールにおいては、上記のように電界効果移動度の向上が困難であることに加えて、半導体膜の膜質の均一性を向上させることが困難であり、特に上記両者を両立させることが困難であるという問題点を有していた。

【0032】ここで、従来のレーザーアニール装置の構成について図9に基づいて説明する。図9において、151はレーザー発振器、152は反射鏡、153は均一化装置、154は窓、155は非晶質シリコン層が形成された基板、156はステージ、157は制御装置を示している。そして、非晶質シリコン層のレーザーアニールの際

には、レーザー発振器151から発振したレーザー光を反射鏡152によって均一化装置153に導き、エネルギーの均一な所定の形に整形されたレーザービームを窓154を通して処理室内のステージ156に固定された基板155に照射するようになっている。

【0033】上記のようなレーザーアニール装置を用いてアニール処理を行う場合、レーザービームを基板全面に一括で照射することは困難であるため、実際には、レーザーの照射領域を重ね合わせつつ、順次ずらしながら基板全面を同一条件で照射している（例えば、I. Asai, N. Kato, M. Fuse and T. Hamano, ジャパン ジェイ アプライフィジックス(Jpn. J. Appl. Phys.) 32 (1993)474)。しかしながら、このようにレーザービームの照射領域を重ねつつ、順次ずらしながら照射するレーザーアニールの方法では、レーザーエネルギー密度を高くすれば、半導体膜特性の評価基準の一つである移動度が高くなり、全体的に膜質が向上するものの、照射領域の継ぎ目で膜質の不均一が生じ、半導体膜全体の均一性が低くなる。一方、比較的低いエネルギー密度でレーザー照射すると、膜質の均一性を向上させることは容易になるが、エネルギー密度が低いために電界効果移動度を高くすることが困難になる。

【0034】それゆえ、例えばTFTが形成された基板を液晶ディスプレイに用いる場合、図10に示すように比較的大面積の画像表示領域158に必要とされる膜質の均一性と、周辺回路部（ドライバ回路）159に必要とされる電界効果移動度とを満足する半導体膜を形成することは困難であった。なお、このような問題点に対しては、例えば米国USP5756364号に開示されているように、画像表示領域158と周辺回路部159とでレーザービームの強度を異ならせることが提案されているが、このようにレーザービームの強度を異ならせるだけでは、周辺回路部159において十分な電界効果移動度を持たせることが困難である。

【0035】なお、この明細書で結晶化というときには、単結晶化と多結晶化の双方を含めた意味で使用してあるが、本発明の結晶質半導体薄膜の作製方法はpoly-Si薄膜の作製に特に有用である。

【0036】

【発明が解決しようとする課題】従来のレーザーアニール方法においては、上記のように、結晶粒径や結晶方位を制御することが困難であり、高い結晶品質、すなわち、大きく、かつ均一な結晶粒径を有し、結晶欠陥も少ない半導体薄膜を形成することが困難であるとともに、スループットを向上させて製造コストを低減することも困難であり、しかも、半導体薄膜の膜特性（電界効果移動度等）の向上と膜質の均一性を同時に達成することができないという問題点を有していた。

【0037】本発明は、上記の点に鑑み、スループットの低下を招くことなく、しかも、高い結晶品質の半導体

薄膜を形成することができ、さらに、半導体薄膜の膜特性の向上と膜質の均一性を同時に達成することができる半導体薄膜の製造方法、および装置、ならびにそのような半導体薄膜を用いた、電界効果移動度等のTFET特性に優れた薄膜トランジスタ、およびその製造方法の提供を目的としている。

【0038】

【課題を解決するための手段】上記の課題を解決するため、本発明者等は種々検討した結果、多結晶シリコン薄膜の結晶粒が小さくなる原因が、エキシマレーザ照射により加熱された際のシリコン薄膜の温度分布によるものであることに着目し、少なくともトランジスタを形成する領域に関して大きな粒径を持つ多結晶シリコン薄膜化する方法を考え出した。

【0039】すなわち本発明者等は、レーザによる多結晶化処理を行う際に、トランジスタを形成する領域を挟んで、その両側に熱伝導が高い領域を設けることにより、トランジスタが形成される領域の周囲の領域の温度が高くなるようにし、トランジスタ形成領域の温度を周囲に比較して相対的に低くすることで、トランジスタ形成領域のシリコン薄膜を最初に結晶化させて粒径の増大化を行い得ると考えるに至った。

【0040】そこで、請求項1の発明は、基板上に、第1の熱伝導率を有する第1の絶縁膜と、上記第1の熱伝導率と異なる第2の熱伝導率を有し、部分的な領域に選択的に形成された第2の絶縁膜とを積層する工程と、上記第1の絶縁膜および第2の絶縁膜上に非単結晶半導体薄膜を積層する工程と、上記非単結晶半導体薄膜にエネルギービームを照射して結晶成長させる工程とを有することを特徴としている。

【0041】具体的には、例えば非晶質シリコン薄膜の絶縁膜の熱伝導率をトランジスタが形成される領域とその他の領域とで異ならしめることにより、トランジスタが形成される領域の非晶質シリコン薄膜の熱伝導性をその他の領域の非晶質シリコン薄膜よりも高くする。

【0042】この構成によれば、多結晶化を行う際の、トランジスタ形成領域のシリコン薄膜の温度がその他の領域よりも低いため、結晶化がトランジスタ形成領域から発生することになり、トランジスタ形成領域の多結晶シリコンの粒径を大きくすることができる。

【0043】また、請求項12の発明は、半導体膜表面の周縁の少なくとも一部には、半導体膜に対して略水平方向に延びる1つ以上の突起部が設けられることを特徴としている。

【0044】ここで、本発明の理解に供するため、本発明に到るアプローチについて簡単に説明する。まず、本発明者らは、従来技術の上記課題の要因を究明すべく検討を重ね、十分明確には解明されなかったものの、その要因として以下の事項を想定するに到った。すなわち、一般に、結晶核の発生および結晶成長は、半導体膜がア

ニール処理により一旦、加熱され、その後、冷却されることにより成される。

【0045】ところで、従来技術においては、アニール処理後の半導体膜は、その中央部および周辺部にかかわらず、ほぼ一様に冷却されており、この結果、結晶核がランダムな位置にほぼ同時期に発生してしまうので、結晶粒径や結晶方位を制御することが困難になっていると想定される。また、このことにより、結晶核が比較的近接した位置にほぼ同時に発生するおそれがあり、この場合、結晶成長の過程で結晶同士が干渉し合い、十分な結晶粒径を得ることが困難となっている。

【0046】そして、上記した事項を念頭に鋭意検討した結果、本発明者らは、「半導体膜の周辺部における結晶核を、中央部における結晶核よりも早い時期に発生させ、その後、周辺部に発生した結晶核を、中央部において結晶核が発生もしくは結晶成長する以前に、中央部に向けて結晶成長させることにより、結晶粒径や結晶方位を制御可能にすると共に、結晶成長の過程にある結晶同士の干渉を防止して、十分な結晶粒径を得る。」という本発明の技術的思想を創出したのである。

【0047】すなわち、請求項12によれば、アニール処理後の半導体膜において、周縁の突起部に蓄積された熱は水平面において外側の複数の方向（例えば、突起部が矩形状を有する場合、3方向）に拡散するのに対し、中央部に蓄積された熱は水平面内において未だ冷却されていない周縁側にしか逃げ場がないので、突起部を含めて周縁が中央部に較べて十分早く冷却される。

【0048】この結果、周縁における結晶核は、中央部における結晶核よりも早い時期に発生し、中央部において結晶核が発生もしくは結晶成長する以前に、この周縁に発生した結晶核が中央部に向けて結晶成長するので、結晶粒径や結晶方位が制御可能となる。このことにより、結晶成長の過程にある結晶同士の干渉が防止され、十分な結晶粒径を得ることができる。

【0049】また、請求項13によれば、突起部に1つの結晶核のみが発生して、この結晶核が結晶成長することになる。なお、請求項14、15によれば、結晶の粒径がより整い、突起部毎に1つの結晶核が確実に発生する。

【0050】また、請求項16によれば、突起部に発生し成長した結晶は、さらに、中央部に向かって成長するが、この場合、隣り合う突起部から中央部に向かう結晶成長および、対向する辺の突起部から中央部に向かう結晶成長に対して、極力、干渉し合うことなく、結晶成長することが見込まれる。

【0051】また、請求項18によれば、突起部はゲート電極に対応する領域に設けられるので、良好な導電特性を得ることができる。

【0052】また、請求項19は、非晶質半導体膜を形成する工程と、前記非晶質半導体膜の周縁の少なくとも

一部に、略水平方向に延びる1つ以上の突起部を選択的に形成する工程と、前記突起部が形成された非晶質半導体膜をアニール処理して結晶化させる工程を含むことを特徴とする半導体膜の製造方法である。

【0053】請求項19により製造された半導体膜においては、請求項12と同様の効果を奏する。

【0054】さらに、請求項22によれば、半導体膜の周辺部における結晶核を中央部における結晶核よりも早い時期に発生させ、その後、前記周辺部に発生した前記結晶核を、前記中央部において結晶核が発生もしくは結晶成長する以前に、中央部に向けて結晶成長させるので、結晶粒径や結晶方位が制御可能となる。

【0055】このことにより、結晶成長の過程にある結晶同士の干渉が防止され、十分な結晶粒径を得ることができる。

【0056】また、上記の課題を解決するために、請求項26に記載の発明は、チャネル領域と、前記チャネル領域の両側に配置されたソース領域、およびドレイン領域とを有する結晶質半導体層が基板上に形成されてなる結晶質薄膜トランジスタにおいて、前記結晶質半導体層は、非単結晶質薄膜を結晶化してなるものであり、前記結晶質半導体層の少なくともチャネル領域には、結晶成長方向を制御する結晶成長方向制御空隙が設けられていることを特徴とする。

【0057】上記構成によると、チャネル領域に形成された結晶成長方向制御空隙が、非単結晶質薄膜の結晶化に際してチャネル領域の結晶成長方向を制御する。したがって、このような結晶成長方向制御空隙を有してなる結晶質半導体層は、結晶形状や結晶粒界密度が好適に規制されたものとなっているので、上記構成の結晶質薄膜トランジスタは、電界効果移動度等のTFT特性に優れる。

【0058】ここで、上記結晶成長方向制御空隙とは、結晶質半導体層（製造段階では非単結晶質薄膜）の表面に形成された窪み（凹）であり、この窪みは結晶質半導体層の下層（基板面またはアンダーコート層）にまで達するものであってもよく、また下層にまで達しないものであってもよい。また、窪みの大きさや形状についても特に制限されない。よって、結晶質半導体層の表面積の大小、厚み、或いは所望する電界効果移動度等を勘案して適当に設定できる。例えば表面形状が円形、方形の穴、或いは細長い溝などが例示でき、穴または溝の断面形状としてはC字型やV型、コの字型などが例示できる。なお、結晶成長方向制御空隙の役割・機能の詳細については下記する。

【0059】請求項27に記載の発明は、チャネル領域と、前記チャネル領域の両側に配置されたソース領域、およびドレイン領域とを有する結晶質半導体層が基板上に形成されてなる結晶質薄膜トランジスタにおいて、前記半導体層が、非単結晶質薄膜を結晶化してなるもので

あり、前記結晶質半導体層の少なくともチャネル領域には、ソース領域とドレイン領域とを結ぶ方向に溝状の空隙が、2列以上設けられていることを特徴とする。

【0060】この構成によると、2列以上設けられた溝状の空隙が、非単結晶質薄膜の結晶化に際して、結晶の成長方向をソース領域とドレイン領域とを結ぶ方向に誘導するように機能するので、その結果物としてのpoly-Si膜は、ソース領域とドレイン領域とを結ぶ方向に長い、大粒の結晶粒の集合体となる。このようなpoly-Si膜は、ソース領域とドレイン領域とを結ぶ方向における結晶粒界密度が小さいので、この方向におけるキャリア移動速度が速い。つまり、上記構成の結晶質薄膜トランジスタは、キャリア移動度等の特性に優れる。

【0061】ここで、結晶成長方向制御空隙を設けると、結晶成長方向が制御された大粒の結晶粒が得られる理由を、図11および図20を参照しながら詳説する。

【0062】図20に示すように、結晶質半導体層の前駆体である非単結晶質薄膜表面に、溝状の結晶成長方向制御空隙（符号411）をソース領域とドレイン領域とを結ぶ方向に2列以上形成し、しかる後、常法に従って当該薄膜に可吸収性のエネルギービームを照射すると、薄膜面の温度は、結晶成長方向制御空隙とその近傍および半導体薄膜周縁部に低く、チャネル領域本体部（結晶成長方向制御空隙が形成されていない薄膜部分）に高い温度分布となる。

【0063】なぜなら、溝部分（結晶成長方向制御空隙）は、他の部分に比べ薄膜の厚みが薄くなっているか、または薄膜が存在しないので、エネルギービームの吸収が少なく、この結果として溝部分の温度が他の部分に比べて低くなるからである。また、通常、半導体薄膜の外側には薄膜が存在しないのでエネルギービームの吸収が少ないと共に、周縁部では熱が外側に拡散するので、薄膜中央部分に比較し温度が低くなるからである。

【0064】次に、結晶成長方向制御空隙および周縁部に低い温度分布をもった非単結晶質薄膜における結晶成長過程を説明する。なお、非単結晶質薄膜の周縁部の温度が低いのは従来技術においても同様なことであるので、ここでは結晶成長方向制御空隙と結晶成長方向との関係について、図11を参照しながら説明する。

【0065】図11は結晶成長の様子を概念的に説明するための図である。先ず本体部よりも温度の低い結晶成長方向制御空隙の周辺に結晶核が発生する。そして、この結晶核は薄膜全体の温度降下に伴って、より温度の高い方向、すなわち溝状の結晶成長方向制御空隙から遠ざかる方向（溝に対し垂直な方向）に向かって成長する。ここで、上記構成では、結晶成長方向制御空隙がソース領域とドレイン領域とを結ぶ方向に2列以上設けられているので、対向する2つの結晶成長方向制御空隙付近でそれぞれ発生した結晶核は、逆の方向からそれぞれチャネル領域本体部の中央に向かって成長する。

【0066】このため、結晶粒同志がチャネル領域本体部の中央付近でぶつかり合うことになるが、結晶成長方向制御空隙から遠い中央付近は他の部分よりも温度が高く、未だ分子が自由に動き得る状態にある。よって、ぶつかり合いを避ける方向、すなわちソース領域とドレイン領域とを結ぶ方向（溝と平行な方向）に結晶成長が誘導される（図11a参照）。この結果、ソース領域とドレイン領域とを結ぶ方向に長い大粒の結晶粒が形成される（図11b参照）。このような形状の結晶粒の集合体からなるチャネル領域であると、ソース領域とドレイン領域とを結ぶ方向の結晶粒界面密度が小さいので、電界効果移動度等のTFT特性に優れた結晶質薄膜トランジスタが構成できる。

【0067】請求項28に記載の発明は、請求項26に記載の発明において、前記結晶成長方向制御空隙が、ソース領域とドレイン領域とを結ぶ方向に不連続的に複数設けられていることを特徴とする。

【0068】不連続的に複数の結晶成長方向制御空隙を配置したこの構成であると、結晶成長がより極め細かに制御され、特に結晶成長方向制御空隙を2列以上配列した場合には、結晶粒の大きさや形状を一層極め細かに制御できる。この理由を次に説明する。

【0069】上記請求項27で説明したように、より早く結晶化温度にまで降温する結晶成長方向制御空隙の近傍で結晶核が発生するが、各々の結晶核の間隔が狭いと、十分に成長する前に他の結晶粒とぶつかって結晶成長が止まるため、多数の微小な結晶粒からなる多結晶質となると共に、結晶粒同志が衝突する境界付近では結晶構造が歪になる。このため、所望のTFT特性が得られない。このことから、電界効果移動度等のTFT特性を高めるためには、結晶成長方向を制御すると共に、結晶核の発生密度をも適正に制御する必要がある。

【0070】ここで、空隙を不連続的に配置すると、空隙の近傍で結晶核が発生するが、空隙と隣の空隙との中間部分では結晶核が発生し難い。したがって、空隙の数や空隙同志の間隔を調節することにより結晶核の発生密度を制御できることになる。なお、空隙と隣の空隙との中間部分において結晶核が発生しにくいのは、この部分（薄膜物質が存在する部分）はレーザ照射によって十分に昇温するからである。

【0071】請求項29の発明は、チャネル領域と、前記チャネル領域の両側に配置されたソース領域、およびドレイン領域とを有する半導体層が基板上に形成される結晶質薄膜トランジスタにおいて、前記結晶質半導体層が、非単結晶質薄膜を結晶化してなるものであり、少なくともチャネル領域には、チャネル領域本体部に比較して結晶化開始温度が高い早期結晶化領域が設けられていることを特徴とする。

【0072】上記構成によると、早期結晶化領域がチャネル領域本体部の結晶成長を制御するように機能する結

果、結晶粒界面密度の小さい良質の結晶質半導体層が形成できる。この理由は次の通りである。

【0073】早期結晶化領域は、チャネル領域本体部に比較して結晶化開始温度が高い部分であるので、放冷過程において先ず最初に早期結晶化領域で結晶核が発生する。よって、その後はこの結晶核を中心にして結晶成長が行われる。よって、早期結晶化領域を設けることにより、一度に多数の結晶核が発生する現象を防止でき、その結果として、より大きな結晶粒が集合した多結晶質半導体層となすことができる。

【0074】ここで、早期結晶化領域は、少なくともチャネル領域に1つ以上配置すればよいが、ソース領域とドレイン領域とを結ぶ方向へのキャリアの移動を障害しない位置に複数の早期結晶化領域を設けるのもよい。適正な位置および間隔で複数の早期結晶化領域を薄膜面に点状させると、結晶核の発生密度を適正に制御できるので、一層良好な結果が得られる。なお、上記構成における「結晶化開始温度が高い」とは、チャネル領域本体部に比較し、より高い温度において結晶化が開始されることを意味する。

【0075】請求項30の発明は、請求項29に記載の結晶質薄膜トランジスタにおいて、前記早期結晶化領域が、ソース領域とドレイン領域とを結ぶ方向に長い形状のものであることを特徴とする。

【0076】早期結晶化領域はキャリア移動させる領域ではないので、この領域はソース領域とドレイン領域とを結ぶ方向に対し幅狭がよい。なぜなら、早期結晶化領域がソース領域とドレイン領域とを結ぶ方向と直交方向に長い形状であると、早期結晶化領域がキャリア移動度を障害する原因になるからである。

【0077】請求項31の発明は、請求項29に記載の結晶質薄膜トランジスタにおいて、前記早期結晶化領域が、チャネル領域本体部を構成する成分と不純物とを含んでなるものであることを特徴とする。

【0078】半導体層に不純物を含ませて結晶化開始温度を上げる手段であると、比較的簡単に早期結晶化領域を形成することができる。よって、上記構成の結晶質薄膜トランジスタは、電界効果移動度等のTFT特性に優れ、しかも安価となる。

【0079】請求項32の発明は、請求項26に記載の結晶質薄膜トランジスタにおいて、前記結晶質半導体層が、シリコン、またはシリコンとゲルマニウムの化合物を主成分とするものであることを特徴とする。

【0080】シリコン、またはシリコンとゲルマニウムの化合物は、入手し易くかつ結晶化し易い。よって、上記構成であると、高品質の結晶質薄膜トランジスタを安価に提供できる。

【0081】以下に記載する請求項33～39の発明は、上記請求項26～32の結晶質薄膜トランジスタの製造方法に関する。そして請求項33～39の発明の作

用効果は、概ね上記請求項 26～32 の説明で記載したと同様である。したがって、以下では作用効果の詳細な説明は省略する。

【0082】請求項 33 の発明は、チャンネル領域と、前記チャンネル領域の両側に配置されたソース領域、およびドレイン領域とを有する結晶質半導体層を備える結晶質薄膜トランジスタの製造方法において、少なくとも絶縁性基板の上に非単結晶質薄膜を堆積する工程と、前記非単結晶質薄膜に、結晶成長方向制御空隙を形成する工程と、結晶成長方向制御空隙が形成された非単結晶質半導体薄膜に、エネルギービームを照射して当該薄膜を結晶化する工程とを備える結晶質薄膜トランジスタの製造方法に関する。

【0083】上記請求項 33 の発明において、前記結晶成長方向制御空隙を、ソース領域とドレイン領域とを結ぶ方向に溝状に形成することができ、更に前記結晶成長方向制御空隙を、ソース領域とドレイン領域とを結ぶ方向に不連続的に複数形成することができる。そしてこれらの構成により、上記した請求項 26～28 の結晶質薄膜トランジスタが作製できる。

【0084】請求項 36 の発明は、チャンネル領域と、前記チャンネル領域の両側に配置されたソース領域、およびドレイン領域とを有する結晶質半導体層が形成されてなる結晶質薄膜トランジスタの製造方法において、少なくとも絶縁性基板の上に非単結晶質薄膜を堆積する工程と、前記非単結晶質半導体薄膜の一部に、当該部分の結晶化開始温度を高める不純物をイオン注入して不純物を含む早期結晶化領域を形成する早期結晶化領域形成工程と、前記早期結晶化領域形成工程の後、エネルギービームを照射して当該薄膜の結晶化を行う工程と、を備える結晶質薄膜トランジスタの製造方法に関する。

【0085】上記請求項 36 の発明において、前記早期結晶化領域形成工程で、前記ソース領域と前記ドレイン領域とを結ぶ方向に長い帯状の早期結晶化領域を形成することができ、更に前記早期結晶化領域を、前記ソース領域と前記ドレイン領域とを結ぶ方向に不連続的に配置することができる。そしてこれらの構成により、上記した請求項 29～31 の結晶質薄膜トランジスタが作製できる。

【0086】更に、製造方法に関する上記各発明においては、前記エネルギービームとして、エキシマレーザビームを用いることができる。

【0087】エキシマレーザは、光エネルギーが大きいと共に、UV 光であるのでシリコンによく吸収される。よって、エキシマレーザビームを用いると、効率よく非単結晶質半導体層の結晶化を行うことができ、特に非単結晶質半導体層がシリコン等の紫外線吸収性の物質で組成されている場合においては、半導体層のみを選択的に加熱し溶融させることができる。したがって、照射領域以外の部分に対し熱的影響を及ぼすことなく、半導体

層の結晶化を行えると共に、基板温度の上昇が小さいので、安価なガラス基板が使用できる。更にエキシマレーザと UV 吸収性の薄膜材料との組み合わせであると、結晶成長方向制御空隙と、吸半導体層本体部との温度差が大きくなるので、結晶成長方向制御空隙の機能（結晶成長方向を制御する機能）が十分に発揮される。

【0088】また、本発明者らは、結晶化のメカニズムに対する上記考察を踏まえて、結晶を十分に成長させる方法について鋭意研究した。その結果、光ビーム幅内の光強度分布を意図的に不均一にすることにより、結晶化が円滑に進行し、その結果として良質の結晶質薄膜が得られることを見出した。このような知見に基づいて以下の構成の本発明を完成した。

【0089】すなわち、請求項 40 の発明は、基板上に形成された非単結晶質からなる薄膜に光ビームを照射することにより、前記非単結晶質を結晶化または再結晶化して結晶質半導体薄膜となす結晶質半導体薄膜の作製方法において、上記光ビームとして、被照射面である前記薄膜表面に温度勾配若しくは温度分布の不均一が生じるように、光エネルギー強度の分布パターンが調節された光ビームを用いることを特徴とする。

【0090】この構成であると、光ビームが照射された非単結晶質薄膜表面に温度勾配若しくは温度分布の不均一が生じるので、広い範囲で同時的に微小な結晶核が発生するという上記図 7 f、g で説明した現象が防止できる。したがって、相対的に大きな結晶粒が得られ、また結晶化度の均一性が高まる。この結果、結晶粒界の密度が小さくなり、電界効果移動度が向上する。

【0091】請求項 41 の発明は、請求項 40 記載の結晶質薄膜の作製方法において、前記光ビームとして、ビーム幅内における光強度が一方から他方へ単調に増加しまたは一方から他方へ単調に減少する分布パターンを有する光ビームを用いることを特徴とする。

【0092】この構成であると、光エネルギー強度の高低に対応して、被照射面である非単結晶質薄膜表面に温度勾配が形成され、結晶化が温度の低い所から温度の高い方向に誘導される。よって、無秩序な結晶核の発生や無秩序な結晶の成長が防止されるので、上記図 7 f、g で説明したような現象が確実に防止できる。

【0093】ここで、結晶質薄膜を例えばソース領域－チャンネル領域－ドレイン領域とからなる半導体回路に使用する場合においては、好ましくはソースドレイン方向と平行な方向に光エネルギーの強度勾配を形成する。このようにすると、結晶成長の方向がキャリアの移動方向と平行する方向に規制され、この方向における結晶粒界密度が小さくなる。よって、この方法の採用により、例えば $300 \text{ cm}^2/\text{Vs}$ 程度ないしそれ以上の移動度が実現できる。

【0094】請求項 42 の発明は、請求項 40 記載の結晶質薄膜の作製方法において、前記光ビームとして、ビ

ーム幅内において相対的に光強度の強い部分と相対的に光強度の弱い部分とが平面的に交互に配列された分布パターンを有する光ビームを用いることを特徴とする。

【0095】光強度の強い部分と弱い部分とからなる縞状のパターンを有する光ビームが照射されると、照射面に温度の高い部分と低い部分とからなる縞状の温度分布パターンが形成できる。このような縞状の温度分布パターンにおいては、温度の低い部分（通常帯状になっている）から温度の高い部分方向に結晶成長が誘導される。そして、温度の高い部分（帯）の中央部付近で結晶粒が衝突し、ここに結晶粒界の連続線（山脈のような連続線）が形成されると共に、この連続線と平行な方向にやや長い結晶粒が形成される。

【0096】したがって、この構成によっても、上記図7f、gで説明したような現象が防止でき、更に上記請求項41の発明におけると同様な効果も得られる。すなわち、相対的に光強度の強い領域と光強度の弱い領域とをソースドレイン方向に平行させて配置し結晶化を行う。このようにすると、結晶粒の衝突線がソースドレイン方向と平行になり、キャリアが移動度を大きく低下させる原因になる結晶粒の衝突線（結晶粒界の境界線）を横断することがなくなる。よって、高い移動度を有するチャンネル領域が形成できることになる。

【0097】請求項43の本発明は、請求項42記載の結晶質薄膜の作製方法において、前記光ビームとして、少なくとも2つの互いにコヒーレントな光を同時に照射して光干渉を生じさせることにより形成した光ビームを用いることを特徴とする。

【0098】光干渉を利用するこの構成であると、きめ細かな光強度分布を形成でき、その結果として照射面にきめ細かな縞状の温度分布が形成できる。よって、この構成によると、比較的幅の広い領域の結晶化を円滑に進行させることができる。

【0099】請求項44の本発明は、請求項40記載の結晶質薄膜の作製方法において、前記光ビームとして、少なくとも2つの互いにコヒーレントな光を同時に照射し、かつ前記光の少なくとも1つの光の位相を動的に変調することにより形成した波動的な干渉パターンを用いることを特徴とする

動的な光干渉パターンを利用するこの構成では、光ビームのエネルギー強度分布が波動的に変化し、これに対応して照射面の温度が一方方向に移動していくように波動的に変化する。よって、この構成であると、非結晶質薄膜中に含まれる不純物を徐々に有効領域外に追いやることができ、その結果として高純度かつ移動度に優れた結晶質薄膜を形成できる。

【0100】なお、上記請求項40～44記載の結晶質薄膜の作製方法において、前記光ビームを基板上の非単結晶質薄膜に対して相対的に移動させながら照射してもよい。照射面（非単結晶質薄膜面）に温度勾配若しくは

温度分布の不均一が生じるように、光エネルギー強度の分布パターンが調節された光ビームを、薄膜面に対し相対的に移動させながら照射するこの構成であると、きめ細かに結晶成長方向を誘導できる。よって、結晶化度の均一性が高く、一定方向における結晶粒界密度の小さい良質な結晶質薄膜が得られる。

【0101】請求項45の発明は、基板上に形成された非単結晶質からなる薄膜に光ビームを照射し、しかる後放熱して、前記非単結晶質を結晶化または再結晶化する結晶質半導体薄膜の作製方法において、周囲雰囲気圧力を一定値以上に保つことにより、光ビームの照射された薄膜面に不均一な温度分布を生じさせることを特徴とする。

【0102】この構成であると、雰囲気ガスを構成する気体分子が薄膜面に衝突し離脱する際に薄膜の熱を奪い、局所的に温度の低い部位を形成する。よって、この部位で結晶核が発生し、この結晶核が結晶の成長を促進するので、上記図7f、gで説明したような現象が防止できる。

【0103】請求項46の発明は、請求項45に記載の結晶質薄膜の形成方法において、前記一定値以上の雰囲気圧力が、雰囲気ガスが水素ガスのとき、10-5torr以上であることを特徴とする。

【0104】10-5torr以上の水素ガス圧中でレーザアニール処理を行うと、比熱の高い水素分子の運動により上記請求項45に記載した作用効果が確実に得られる。

【0105】また、上記の課題を解決するため、請求項47の発明は、半導体膜の製造方法であって、基板上に形成された前駆体半導体膜に、少なくとも、上記前駆体半導体膜を結晶化させ得るエネルギーを上記前駆体半導体膜に与える第1のエネルギービームと、上記第1のエネルギービームより上記前駆体半導体膜の吸収率が小さく、かつ、上記前駆体半導体膜を結晶化させ得るエネルギーよりも小さいエネルギーを上記前駆体半導体膜に与える第2のエネルギービームとを照射して、上記前駆体半導体膜を結晶化させる工程を有することを特徴としている。

【0106】これにより、第2のエネルギービームは、前駆体半導体膜の下部および基板にまで到達しやすく、前駆体半導体膜が、その厚さ方向にわたって加熱されるとともに、基板も加熱され、第1のエネルギービームの照射時と照射終了後との温度差が減少する。そこで、第1のエネルギービームが照射されることによって加熱され、溶融した前駆体半導体膜は、その照射が終了した後に、徐冷されながら、結晶化する。それゆえ、結晶成長が促進され、比較的大きな結晶粒が形成されるとともに、結晶欠陥が減少し、半導体膜の電気的特性が向上する。

【0107】請求項48の発明は、請求項47の半導体膜の製造方法であって、上記前駆体半導体膜は、非晶質シリコン薄膜であることを特徴としている。

【0108】これにより、結晶品質の良好で、電界効果移動度などの電気的特性が良好な多結晶シリコン薄膜を容易に形成することができる。

【0109】請求項49の発明は、請求項47の半導体膜の製造方法であって、上記第1のエネルギービームは、上記前駆体半導体膜の吸収係数が、上記前駆体半導体膜の膜厚のほぼ逆数以上であるとともに、上記第2のエネルギービームは、上記前駆体半導体膜の吸収係数が、上記前駆体半導体膜の膜厚のほぼ逆数以下であることを特徴としている。

【0110】これにより、多くの第1のエネルギービームが前駆体半導体膜の表面付近で吸収される一方、多くの第2のエネルギービームは前駆体半導体膜の下部および基板にまで到達するので、前駆体半導体膜が効率よく加熱されるとともに、基板も加熱され、第1のエネルギービームの照射が終了した後に、徐冷されて結晶成長が促進されるので、比較的大きな結晶粒を確実に形成され、結晶品質の良好な半導体膜が形成される。

【0111】請求項50の発明は、請求項47の半導体膜の製造方法であって、上記第1のエネルギービームは、上記前駆体半導体膜の吸収係数が、上記前駆体半導体膜の膜厚の逆数のほぼ10倍以上であるとともに、上記第2のエネルギービームは、上記前駆体半導体膜の吸収係数が、上記前駆体半導体膜の膜厚のほぼ逆数であることを特徴としている。

【0112】これにより、前駆体半導体膜が、一層、効率よく加熱され、より結晶品質の良好な半導体膜が形成される。

【0113】請求項51の発明は、請求項47の半導体膜の製造方法であって、上記第1のエネルギービーム、および第2のエネルギービームは、互いに波長の異なる光であることを特徴としている。

【0114】これにより、上記のような吸収率の差を容易に与えることができる。

【0115】上記のような互いに波長の異なる光は、例えば、上記第1のエネルギービームは、単波長のエネルギービームであるとともに、上記第2のエネルギービームは、少なくとも可視光領域の波長成分を含む光が適用できる。

【0116】より具体的には、第1のエネルギービームと第2のエネルギービームとは、例えば、レーザ光と赤外線ランプと、レーザ光と白熱光と、またはレーザ光とエキシマランプ光となどを用いることができる。また、上記のような互いに波長の異なる光として、例えば、上記第2のエネルギービームは、キセノンフラッシュランプ光など、少なくとも可視光領域から紫外光領域の波長成分を含む光を用いることもできる。

【0117】さらに、上記第1のエネルギービーム、および第2のエネルギービームは、レーザ光であってもよい。

【0118】すなわち、レーザ光を用いれば、エネルギー密度の大きなエネルギービームを容易に照射することができるので、前駆体半導体膜および基板を効率よく加熱することが容易にできる。

【0119】具体的には、例えば、上記前駆体半導体膜が非晶質シリコン薄膜である場合に、上記第1のエネルギービームとして、アルゴンフッ素エキシマレーザ、クリプトンフッ素エキシマレーザ、キセノン塩素エキシマレーザ、またはキセノンフッ素エキシマレーザのうちの何れかのレーザ光、上記第2のエネルギービームとして、アルゴンレーザのレーザ光を用いることができる。

【0120】また、上記基板がガラス基板であり、上記前駆体半導体膜が非晶質シリコン薄膜である場合に、上記第1のエネルギービームとして、アルゴンフッ素エキシマレーザ、クリプトンフッ素エキシマレーザ、キセノン塩素エキシマレーザ、またはキセノンフッ素エキシマレーザのうちの何れかのレーザ光、上記第2のエネルギービームとして、炭酸ガスレーザのレーザ光を用いることができる。

【0121】上記各エキシマレーザは、大きな出力を得やすいとともに、非晶質シリコン薄膜の表面付近で吸収されやすい一方、上記アルゴンレーザのレーザ光は、ある程度非晶質シリコン薄膜を透過して、非晶質シリコン薄膜の厚さ方向にわたって吸収されやすく、また、炭酸ガスレーザのレーザ光は、非晶質シリコン薄膜を比較的良好に透過して、ガラス基板に吸収されやすいので、非晶質シリコン薄膜を効率よく加熱でき、結晶品質の良好な多結晶シリコン薄膜を形成することが容易にできるとともに、生産性を向上させることも容易にできる。

【0122】請求項61の発明は、請求項47の半導体膜の製造方法であって、上記第1のエネルギービーム、および第2のエネルギービームは、上記前駆体半導体膜における帯状の領域に照射することを特徴としている。

【0123】このように帯状の領域に照射することにより、均一な温度分布で加熱することが容易にでき、一様な結晶品質の半導体膜を容易に形成することができるとともに、結晶化工程に要する時間を短く抑えることも容易にできる。

【0124】請求項62の発明は、請求項47の半導体膜の製造方法であって、上記第2のエネルギービームにおける上記前駆体半導体膜への照射領域は、上記第1のエネルギービームにおける上記前駆体半導体膜への照射領域よりも大きく、かつ、上記第1のエネルギービームの照射領域を含む領域であることを特徴としている。

【0125】これにより、やはり、均一な温度分布で加熱することが容易にでき、一様な結晶品質の半導体膜を容易に形成することができる。

【0126】請求項63の発明は、請求項47の半導体膜の製造方法であって、上記第1のエネルギービーム、および第2のエネルギービームは、上記前駆体半導体膜にほ

ば垂直に入射するように照射することを特徴としている。

【0127】このように、各エネルギービームが前駆体半導体膜にほぼ垂直に入射することにより、各エネルギービームの照射むらが低減されるので、やはり、一様な結晶品質の半導体膜を容易に形成することができる。

【0128】請求項64の発明は、請求項47の半導体膜の製造方法であって、第2のエネルギービームは、少なくとも、上記第1のエネルギービームを照射するのに先立って照射することを特徴としている。上記第1のエネルギービームに先立つ上記第2のエネルギービームの照射は、各エネルギービームの照射タイミングを制御することにより行うことができるほか、例えば、上記前駆体半導体膜の形成された基板を移動させるとともに、上記第2のエネルギービームは、上記前駆体半導体膜における上記第1のエネルギービームの照射位置よりも、上記移動方向前方側の位置に照射することなどによっても行うことができる。

【0129】このような照射を行うことにより、第2のエネルギービームによって半導体膜や基板が十分に加熱された状態で、第1のエネルギービームによって結晶化が行われるので、効率よく結晶化工程を行うことができる。

【0130】請求項66の発明は、請求項47の半導体膜の製造方法であって、上記第1のエネルギービームは、間欠的に照射する一方、上記第2のエネルギービームは、連続的に照射することを特徴としている。具体的には、例えば、第1のエネルギービームとして、パルス発振のレーザー光、第2のエネルギービームとして、連続発振のレーザー光やランプの光を用いることができる。

【0131】このように、第2のエネルギービームを連続的に照射することにより、基板および前駆体半導体膜を所定の安定した温度に加熱することが容易にできるとともに、第1のエネルギービームを間欠的に照射することにより、基板への熱の伝達を少なく抑えて、基板の過大な加熱による溶融や歪みの発生を防止しつつ、前駆体半導体膜の結晶化を確実に行うことが容易にできる。

【0132】請求項69の発明は、請求項47の半導体膜の製造方法であって、上記第1のエネルギービーム、および第2のエネルギービームは、互いに同期させて、間欠的に照射することを特徴としている。具体的な照射タイミングとしては、例えば、上記第1のエネルギービームを照射する期間は、上記第2のエネルギービームを照射する期間内で、かつ、上記第2のエネルギービームの照射周期の3分の2以下の期間になるようにすることが好ましい。また、各エネルギービームは、具体的には、第1のエネルギービームとして、パルス発振のレーザー光、第2のエネルギービームとして、パルス発振のレーザー光や、間欠的に点灯されるランプの光を用いることができる。

【0133】このように、第1のエネルギービーム、および第2のエネルギービームを間欠的に照射することによ

り、単位面積あたりに大きな光量で照射することが容易にでき、基板の過大な加熱による溶融や歪みの発生を防止しつつ、大きなエネルギーを与えて加熱することができるので、前駆体半導体膜の結晶化を確実に行うことが容易にできる。特に、パルス発振のレーザー光は、大出力のものが得やすく、広い面積にわたって高温に加熱することが容易にできるので、結晶化工程に要する時間を短く抑えて生産性を向上させることも容易にできる。

【0134】請求項73、または請求項74の発明は、請求項47の半導体膜の製造方法であって、上記第1のエネルギービーム、および第2のエネルギービームは、上記前駆体半導体膜が300℃以上1200℃以下、さらに好ましくは、600℃以上1100℃以下の温度に加熱されるように照射することを特徴としている。

【0135】このような範囲の温度に前駆体半導体膜を加熱することにより、部分的に微細な結晶が生じることによる結晶欠陥や不均一な結晶化を防止しつつ、結晶化する際の温度変化をゆるやかにして結晶成長を促進し、大きな結晶粒を形成することが容易にできる。

【0136】請求項75の発明は、請求項47の半導体膜の製造方法であって、さらに、上記前駆体半導体膜の形成された基板をヒータにより加熱する工程を有することを特徴としている。具体的には、例えば、上記前駆体半導体膜の形成された基板が300℃以上600℃以下の温度になるように加熱することが好ましい。

【0137】このように、第2のエネルギービームに加えて、ヒータによって基板を加熱することによって、一層、前駆体半導体膜を効率よく加熱することができるとともに、徐礼して結晶成長を促進することが容易にできる。しかも、従来のヒータだけによって基板を加熱する場合に比べて、短時間で所定の温度に加熱することができるので、生産性を容易に向上させることができる。

【0138】請求項77の発明は、請求項47の半導体膜の製造方法であって、上記第1のエネルギービームは、上記前駆体半導体膜における複数の領域に照射するとともに、上記第2のエネルギービームは、上記複数の領域の一部についてだけ照射することを特徴としている。

【0139】このように部分的に第2のエネルギービームを照射することにより、例えば特に高い電気的特性が必要な領域だけについて結晶性を向上させることができるので、短時間の結晶化工程で、必要十分な結晶化を行い、生産性を向上させることが容易にできる。

【0140】請求項78の発明は、請求項47の半導体膜の製造方法であって、上記第2のエネルギービームは、上記基板における吸収率が、上記上記前駆体半導体膜における吸収率よりも大きいことを特徴としている。また、さらに、上記第1のエネルギービームは、上記前駆体半導体膜の吸収係数が、上記前駆体半導体膜の膜厚の逆数のほぼ10倍以上であることが好ましい。

【0141】具体的には、例えば、上記基板はガラス基

板であり、上記前駆体半導体膜が非晶質シリコン薄膜である場合に、上記第1のエネルギービームとして、アルゴンフッ素エキシマレーザ、クリプトンフッ素エキシマレーザ、キセノン塩素エキシマレーザ、またはキセノンフッ素エキシマレーザのうちの何れかのレーザ光、上記第2のエネルギービームとして、炭酸ガスレーザのレーザ光を用いることができる。

【0142】これにより、多くの第1のエネルギービームが前駆体半導体膜の表面付近で吸収される一方、多くの第2のエネルギービームは基板に吸収されるので、前駆体半導体膜が効率よく加熱されるとともに、基板も加熱され、第1のエネルギービームの照射が終了した後に、徐冷されて結晶成長が促進されるので、比較的大きな結晶粒を確実に形成され、結晶品質の良好な半導体膜が形成される。

【0143】請求項81の発明は、基板上に形成された前駆体半導体膜を結晶化させる半導体膜の製造装置であって、第1のエネルギービームを照射する第1の照射手段と、上記第1のエネルギービームより上記前駆体半導体膜の吸収率が小さい第2のエネルギービームとを照射する第2の照射手段とを備えたことを特徴としている。

【0144】これにより、第2のエネルギービームは、前駆体半導体膜の下部および基板にまで到達しやすく、前駆体半導体膜が、その厚さ方向にわたって加熱されるとともに、基板も加熱され、第1のエネルギービームの照射時と照射終了後との温度差が減少する。そこで、第1のエネルギービームが照射されることによって加熱され、溶融した前駆体半導体膜は、その照射が終了した後に、徐冷されながら、結晶化する。それゆえ、結晶成長が促進され、比較的大きな結晶粒が形成されるとともに、結晶欠陥が減少し、電気的特性が向上した半導体膜を製造することができる。

【0145】請求項82の発明は、請求項81の半導体膜の製造装置であって、上記第2の照射手段は、放射状に第2のエネルギービームを発するランプであるとともに、さらに、上記第2のエネルギービームを集光する凹面反射鏡を備えたことを特徴としている。

【0146】これにより、基板等を効率よく加熱することができるとともに、温度分布を均一化して、一様な結晶品質の半導体膜を形成することが容易にできる。

【0147】請求項83の発明は、請求項81の半導体膜の製造装置であって、さらに、上記第1のエネルギービームと第2のエネルギービームとのうち、いずれか一方を反射する一方、他方を透過させる反射板を備え、上記第1のエネルギービーム、および第2のエネルギービームを、何れも上記前駆体半導体膜にほぼ垂直に入射させるように構成されていることを特徴としている。

【0148】このように、各エネルギービームが前駆体半導体膜にほぼ垂直に入射することにより、各エネルギービームの照射むらが低減されるので、やはり、一様な結晶

品質の半導体膜を容易に形成することができる。

【0149】上記のような第1の照射手段、および第2の照射手段は、具体的には、例えば、上記前駆体半導体膜が非晶質シリコン薄膜である場合に、上記第1の照射手段は、アルゴンフッ素エキシマレーザ、クリプトンフッ素エキシマレーザ、キセノン塩素エキシマレーザ、またはキセノンフッ素エキシマレーザのうちの何れか、上記第2の照射手段として、アルゴンレーザを用いることができる。

【0150】また、上記基板がガラス基板であり、上記前駆体半導体膜が非晶質シリコン薄膜である場合に、上記第1のエネルギービームとして、アルゴンフッ素エキシマレーザ、クリプトンフッ素エキシマレーザ、キセノン塩素エキシマレーザ、またはキセノンフッ素エキシマレーザのうちの何れかのレーザ光、上記第2のエネルギービームとして、炭酸ガスレーザのレーザ光を用いることができる。

【0151】また、上記の課題を解決するために、請求項86の発明は、画像表示領域と駆動回路部領域とを有する基板上に形成された非単結晶半導体薄膜にエネルギービームを照射して結晶成長させる工程を有する半導体薄膜の製造方法であって、上記画像表示領域への第1の照射は、ビームの断面形状が線状のエネルギービームを用いて行う一方、上記駆動回路部領域への第2の照射は、ビームの断面形状が角状のエネルギービームを用い、かつ、上記第1の照射よりも高いエネルギー密度で行うことを特徴としている。

【0152】また、請求項87の発明は、画像表示領域と駆動回路部領域とを有する基板上に形成された非単結晶半導体薄膜にエネルギービームを照射して結晶成長させる工程を有する半導体薄膜の製造方法であって、上記画像表示領域への第1の照射は、上記基板に対して相対的にエネルギービームを走査し、エネルギービームの照射領域を所定のオーバーラップ量でずらしながら照射する走査照射である一方、上記駆動回路部領域への第2の照射は、上記基板に対して相対的にエネルギービームを固定して行う静止照射で、かつ、上記第1の照射よりも高いエネルギー密度で行うことを特徴としている。

【0153】具体的には、例えば液晶表示装置を構成する薄膜トランジスタの、半導体膜特性の均一性が要求される画素部分と、特性（特に移動度の高さ）が求められる駆動回路部分とでレーザ照射方法を異ならしめる。すなわち、基板上に形成された非晶質シリコンにレーザ光を照射して非晶質シリコンを溶融、結晶化させて多結晶シリコンを形成するレーザアニールをする際に、基板面内の駆動回路部領域に照射するレーザ光のエネルギー密度を、画素部領域に照射するレーザ光のエネルギー密度より高くしてレーザアニールを行って駆動回路部領域と画素部領域とで特性の異なる多結晶シリコンを形成するものである。より具体的には、例えば、画素部領域の

み、または基板全面に対して第1のレーザ光照射を行った後、駆動回路領域に対して前記第1のレーザ光照射の際のレーザ光よりもエネルギー密度の高い第2のレーザ光照射を行う。

【0154】この構成によれば、駆動回路部領域の多結晶シリコンの移動度が画素部領域の多結晶シリコンの移動度よりも高くなる一方で、画素部領域の多結晶シリコンの特性を面内で均一にすることができる。

【0155】また、第1のレーザ光照射の際のレーザ光が線状とし、第2のレーザ光照射の際のレーザ光が角状とすることにより、基板を固定するステージを90度回転させることなくレーザアニールを行うことができる。

【0156】さらに、第1のレーザ光照射がレーザビームの照射場所をずらしながら複数回照射する走査照射とし、第2のレーザ光照射がレーザビームの照射場所を固定して照射する静止照射とすることにより、駆動回路部領域の多結晶シリコンの移動度を高めるとともに、均一性も達成することができる。

【0157】また、駆動回路部領域内の複数の領域に異なるエネルギー密度を有するレーザ光を照射してレーザアニールを行い、前記駆動回路部領域内で特性の異なる多結晶シリコンを形成することも可能である。この場合、ラッチやシフトレジスタ内のトランスファークロスの形成される領域とその他の領域で異なるエネルギー密度を有するレーザ光を照射してレーザアニールを行うことが好ましい。

【0158】さらに以上のレーザアニール方法においては、TFTパターン上にレーザビーム端がこないようにレーザ光を照射することが好ましい。

【0159】また、本発明の半導体薄膜の製造装置は、エネルギービーム発生手段と、上記エネルギービーム発生手段から発せられたエネルギービームをエネルギーの均一な所定のビーム断面形状に整形する均一化手段とを備え、上記整形されたエネルギービームを、基板上に形成された非単結晶半導体薄膜に照射して結晶成長させる半導体薄膜の製造装置であって、さらに、上記エネルギービームの透過率が互いに異なる領域を有するフィルタを備え、上記フィルタを介して、上記非単結晶半導体薄膜における複数の領域に、互いに異なるエネルギー密度で上記エネルギービームの照射を行うように構成されたことを特徴としている。

【0160】この構成により、同一基板面内に特性の異なる複数の多結晶半導体膜を形成することが可能となる。

【0161】上記の構成において、マスクの透過率が光学薄膜等によって変化しているレーザアニール装置とすることにより、透過率の分布を正確に作成することが可能となり、また、マスクとレーザ光を処理室内の基板に照射するための窓が一体であるレーザアニール装置とすることにより、装置の構造が簡略化されるとともに、

光量の減衰を軽減することが可能となる。

【0162】また、エネルギービーム発生手段と、上記エネルギービーム発生手段から発せられたエネルギービームをエネルギーの均一な所定のビーム断面形状に整形する均一化手段とを備え、上記整形されたエネルギービームを、基板上に形成された非単結晶半導体薄膜に照射して結晶成長させる半導体薄膜の製造装置であって、上記均一化手段が、エネルギービームを複数のビーム断面形状に選択的に切り替えて整形し得るように構成されていることを特徴としている。

【0163】この構成により、基板上の各場所に最適な形状のレーザ光を照射することが可能となる。

【0164】

【発明の実施の形態】（実施の形態1-1）基板上に熱伝導率の異なる領域を設け、半導体薄膜に温度分布を持たせて、結晶成長を制御する例を図12に基づいて説明する。

【0165】ガラス基板等の透明絶縁性基板201上には、図12(c)に示すように、全面にわたって下層絶縁膜202が形成されている。下層絶縁膜202上には、部分的に、上記下層絶縁膜202よりも熱伝導率が低い材料から成るストライプ状の上層絶縁膜203が形成されている。さらに、上記下層絶縁膜202上、および上層絶縁膜203上には、非晶質シリコン薄膜204が形成されている。

【0166】上記非晶質シリコン薄膜204に、図12(a)に示すようなx、y方向のエネルギー密度分布を有するライン状のレーザ光を照射することにより、多結晶シリコン薄膜210が形成される。その際、上記のように上層絶縁膜203の熱伝導率が下層絶縁膜202の熱伝導率よりも低いため、図12(b)に示すように、非晶質シリコン薄膜204における上層絶縁膜203上の領域の方が、上層絶縁膜203の間の領域よりも高い温度になる。そこで、非晶質シリコン薄膜204の結晶化は、上層絶縁膜203の間の領域から始まり、上層絶縁膜203上の領域に向けて結晶が成長する。それゆえ、上層絶縁膜203の間の領域では結晶粒同士の衝突が生じにくく、比較的結晶粒の大きな大結晶粒領域210bが形成される一方、上層絶縁膜203の上方の領域では、上層絶縁膜203の両側から成長してきた結晶粒同士が衝突するため、小結晶粒領域210aが形成される。

【0167】上記のようにして形成された多結晶シリコン薄膜210と、従来の方法によって多結晶化が行われた多結晶シリコン薄膜との結晶化度合いをラマン分光分析のピーク強度により比較した。結果を図13に示す。

【0168】ここで、本実施の形態の多結晶シリコン薄膜210では、下層絶縁膜202として、厚さが200nmの窒化珪素薄膜（熱伝導率：0.19W/cm・℃）、上層絶縁膜203として、厚さが30nm、幅が

約 $5\mu\text{m}$ 、間隔が $20\mu\text{m}$ の酸化珪素薄膜（熱伝導率： $0.014\text{W}/\text{cm}\cdot^{\circ}\text{C}$ ）を用いている。一方、従来の方法では、絶縁膜として、厚さが 200nm の1層の酸化珪素薄膜を用いている。また、非晶質シリコン薄膜の膜厚は、両者とも 85nm に形成している。なお、ラマンピーク強度の測定箇所は、両者ともに図12におけるx方向の照射領域の中央部である。

【0169】図13から明らかなように、従来の方法では全体に結晶化度が小さいのに対し、本発明の方法の場合には、A、B、Cで示す上層絶縁膜203上の部分の結晶化度は低いが、上層絶縁膜203に挟まれた、下層絶縁膜202上の部分のラマンピーク強度は大きくなっており、結晶化度が大きく改善されていることが認められる。

【0170】なお、上層絶縁膜203のストライプパターンの間隔は、下層絶縁膜202および上層絶縁膜203の熱伝導率や、照射するエネルギー密度等に応じて最適値が変化するが、上記の例では、 $5\sim 50\mu\text{m}$ 、より望ましくは $10\sim 30\mu\text{m}$ が安定に大きな結晶が得られる範囲として望ましかった。

【0171】なお、上記の説明では、図12におけるy方向に関して、シリコン薄膜の表面に温度分布を持たせる例を示したが、レーザビームを静止させて照射する場合には、同様にx方向に関しても温度分布を持たせるようにしてもよい。また、レーザビームをx方向にスキャンする場合には、照射領域が順次移動することによる温度分布への影響も考慮すればよい。また、上記のように熱伝導率の差を利用するとともに、さらにレーザビームのエネルギー密度分布を領域ごとに異ならせることによって、温度分布を調整するようにしてもよい。

【0172】また、上記の例では、上層絶縁膜203の熱伝導率を下層絶縁膜202よりも低くして、上層絶縁膜203の存在しない領域の結晶粒径を大きくしたが、逆に、上層絶縁膜の熱伝導率を下層絶縁膜よりも大きくして、上層絶縁膜の形成された領域上の結晶粒径を大きくするようにしてもよい。ただし、一般に前者のほうが、熱伝導率が高い（シリコン薄膜の表面温度が低い）領域の面積を大きくすることが容易なため、シリコン表面の温度分布における温度勾配をより大きくしやすい。

【0173】また、熱伝導率の大小と積層の上下関係は上記に限らず、逆でもよく、所定の温度分布が形成されるようにすればよい。

【0174】また、上記のように絶縁膜を2層構造とする場合には、上層絶縁膜と下層絶縁膜のエッチング選択比（エッチングレート比）を大きく設定すれば、所望の形状（厚さ）に上層絶縁膜を形成することが容易にできるため、大面積にわたって均一な厚さで上層絶縁膜を形成でき、結果として、基板全面にわたって均一な粒径の多結晶シリコン薄膜を容易に得ることができる。一方、熱伝導率が異なる領域を設けるためには、例えばシ

リコン薄膜の厚さをエッチング加工等によって変化させてもよい。この場合には、エッチング加工の精度を比較的高くする必要があるが、上記のように2層の絶縁膜を形成する必要性がないので、製造工程の簡素化が図られる。

【0175】また、上記のように熱伝導率を異ならせるのに代えて、熱容量が異なる領域を形成することによって温度分布を生じさせるようにしても、同様に結晶性を向上させることができる。

【0176】（実施の形態1-2）上記のようにして形成された半導体薄膜を用いて形成された多結晶シリコン薄膜トランジスタの例を説明する。

【0177】図14（a）は、多結晶シリコン薄膜トランジスタの平面図、図14（b）は、図14（a）におけるA-A'断面図である。図14において、201は透明絶縁性基板、202は下層絶縁膜、203は上層絶縁膜、205はゲート絶縁膜、206はソース電極膜、207はドレイン電極膜、208はゲート電極膜、210bは多結晶シリコン薄膜210の大結晶粒領域210bである。すなわち、この多結晶シリコン薄膜トランジスタは、前記実施の形態1-1で説明したようにして多結晶化された多結晶シリコン薄膜210における上層絶縁膜203に挟まれた領域の大結晶粒領域210bだけをエッチング等により選択的に残して用い、かつ、ソースドレインの方向が上層絶縁膜203のストライプパターンの方向と平行となるように形成されている。なお、ゲート絶縁膜205、ソース電極膜206、ドレイン電極膜207およびゲート電極膜208の形成方法としては、従来の薄膜トランジスタと同様の薄膜堆積、パターンニングによる方法が適用できる。

【0178】このようにして得られた多結晶薄膜トランジスタは、電界効果移動度が約 $180\text{cm}^2/\text{V}\cdot\text{sec}$ であり、従来の方法で作製したトランジスタの電界効果移動度が $70\text{cm}^2/\text{V}\cdot\text{sec}$ であるのと比べて、TFT特性を大幅に向上させることができた。

【0179】なお、上層絶縁膜203の方向とソースドレインの方向との関係は上記のように一致させるものに限らず、上層絶縁膜203の間隔等に応じて形成される結晶粒の長い方向がソースドレインの方向になるようにすればよい。

【0180】（実施の形態1-3）上記実施の形態1-2よりも大きなサイズの多結晶シリコン薄膜トランジスタを形成する例を説明する。

【0181】この多結晶シリコン薄膜トランジスタは、図15に示すように、3本の上層絶縁膜203の間に形成された2つの大結晶粒領域210bを用いて形成されている点が上記実施の形態1-2と異なる。また、下層絶縁膜202としては、プラズマCVDにより形成された、厚さが約 200nm の窒化酸化珪素薄膜、上層絶縁膜203としては、厚さが約 40nm の酸化珪素薄膜が

用いられている。また、大結晶粒領域210bは、パターンニングされて形成された上層絶縁膜203上に厚さが85nmの非晶質シリコン薄膜204を形成し、実施の形態1-1と同様にエキシマレーザー光の照射を行って多結晶シリコン薄膜化することにより形成されている。

【0182】すなわち、トランジスタのサイズを大きくするために上層絶縁膜203の間隔を広くすると、多結晶化の処理を行う際に、シリコン薄膜表面におけるトランジスタ形成領域とトランジスタ形成領域の周囲の領域のとの間の温度勾配を十分大きくすることが困難になり、結果として、トランジスタ形成領域におけるシリコンの結晶粒径を十分に大きくすることができないおそれがある。そこで、上記のように上層絶縁膜203の間隔を広く設定せずに、温度勾配を積極的に大きくして、良好な結晶状態の大結晶粒領域210bを複数形成し、これを組み合わせることにより、大きなサイズで、しかも特性の良好な薄膜トランジスタを形成することができる。具体的には、例えば電界効果移動度が約 $200\text{ cm}^2/\text{V} \cdot \text{sec}$ と、非常に良好な特性の薄膜トランジスタが得られた。

【0183】以上のように、本発明による多結晶シリコン薄膜トランジスタの製造方法はトランジスタを作製すべき領域のみを大きな結晶粒とすることができるが、透明絶縁性基板上に形成する絶縁膜としては、窒化珪素と窒化酸化珪素および酸化珪素に限定されるものではなく、熱伝導率が異なる組み合わせで、かつ選択的なエッチングができるものであれば、特に材料を限定するものではない。

【0184】(実施の形態2-1) 実施の形態2-1の半導体素子として、やはり結晶粒の大きな半導体素子としての薄膜トランジスタの例を説明する。

【0185】図16は薄膜トランジスタの概略図であり、図16(a)は平面図、図16(b)は図16(a)におけるA-A'断面図を示したものである。

【0186】図16において、301は絶縁性基板であり、この絶縁性基板301の上方にアンダーコート層302、さらに、その上方にSiよりなる非晶質半導体膜が結晶化されて成る半導体層303が設けられている。この半導体層303には、図16(a)に示すように、半導体層303の対向する一対の辺に、半導体層303と同一平面内で外方に延びる複数の突起部303aが所定の間隔をあけて形成されている。なお、突起部303aは、ほぼ長方形形状に形成され、その長さ(半導体層303からの突出長)及び幅(前記突出長と直角方向の長さ)が $1\mu\text{m}$ に設定されている。さらに、上記半導体層303を覆うように、半導体層303の上方に第1の絶縁層304が設けられ、この第1の絶縁層304上の所定位置に第1の電極であるゲート電極305が設けられている。そして、ゲート電極305を覆うように、第2の絶縁層306が設けられ、第2の絶縁層306上の所

定位置に、半導体層303に電気的に接触する一対の第2の電極であるソース電極307sとドレイン電極307dが設けられている。

【0187】ここで、上記突起部303aの幅は、 $1\mu\text{m}$ に限らないが、結晶の粒径をより整合させて、突起部303a毎に1つの結晶核を発生させるようにするために、半導体層303の膜厚(例えば $0.05\mu\text{m}$)以上であって $3\mu\text{m}$ 以下程度とすることが望ましい。上記数値範囲を採る技術的理由は、突起部303aの幅が膜厚より小さい場合、突起部303aにおいて発生する結晶核が表面張力の作用を受け、半導体層303に引き込まれてしまい、結晶核が存続し得ない虞がある一方、突起部303aの幅が $3\mu\text{m}$ より大きい場合、突起部303aにおいて2つ以上の結晶核が発生する虞があるためである。また、突起部303aの形状は、長方形に限らず、半円形状や三角形状等の他の形状でも良い。突起部303aは半導体層303における対向する辺の全長にわたって形成するものに限らず、例えば、ゲート電極305に対応する部分のみに形成しても良く、要するに、素子の特性に影響を与えるチャンネル部分に形成されていれば良い。さらに、ソース、ドレイン間の中間付近に位置するように形成するようにしてもよい。また、隣り合う突起部303aの間隔は、所望粒径等の条件により適宜選択することができるが、本実施の形態においては、突起部303aの間隔として、この突起部303aが設けられる辺に直交する辺の長さ(w)と略等しくなるように設定されている。なお、このように設定することは、縦横方向の結晶粒の長さがほぼ等しい大きな結晶粒が形成されやすくなる点で好ましいが、このように設定しない場合でも、周辺部から規則的に結晶成長させることにより比較的大きな結晶粒が形成される効果は得られる。

【0188】上記のような突起部303aが形成されていることにより、半導体層303にレーザービームが照射されて加熱された後に、突起部303aの方が早期に冷却されるため結晶核が発生しやすいとともに、この結晶核から半導体層303の中央部に向かって結晶が成長する。また、その際、隣り合う突起部303a、および対向する辺の突起部303aから成長する結晶粒が互いに干渉することなく半導体層303の中央部付近まで成長しやすいため、比較的大きな結晶粒が形成される。それゆえ、電界効果移動度を高めて、TFT特性を向上させることが容易にできる。

【0189】次に、上記のような薄膜トランジスタの製造方法について、図18を参照しながら説明する。図18は薄膜トランジスタの製造方法を示す工程図である。

【0190】まず、図18(a)に示すように、絶縁性基板301上にアンダーコート層302を形成し、上記アンダーコート層302上にシリコンを被着させて、非晶質(非単結晶)の半導体層303を形成する。次に、

半導体層 303 上にフォトリソ（不図示）を所定の形状に選択形成し、このフォトリソをマスクとして、前記図 16 (a) に示すように、非晶質の半導体層 303 の対向する辺の全長にわたって同一平面内で延びる突起部 303 a を有する形状に形成し、その後、上記フォトリソを除去する。

【0191】次に、図 18 (b) に示すように、上記非晶質の半導体層 303 にエネルギービームとしてのエキシマレーザ光を照射して結晶化させ、poly-Si の改質層とする。ここで、レーザ光の照射後、周縁の突起部 303 a に蓄積された熱は半導体層 303 と平行な平面内において外側の 3 方向に拡散するのに対して、中央部に蓄積された熱は未だ冷却されていない周縁側にしか逃げ場がないので、突起部 303 a を含めて周縁部の方が中央部に比べて十分早く冷却される。そこで、突起部 303 a における結晶核は、中央部における結晶核よりも早い時期に発生し、中央部において結晶核が発生もしくは結晶成長する以前に、この周縁に発生した結晶核が中央部に向けて結晶成長するので、結晶粒径や結晶方位が制御可能となる。このことにより、結晶成長の過程にある結晶同士の干渉が防止され、十分な結晶粒径を得ることが容易にできる。

【0192】続いて、図 18 (c) に示すように、半導体層 303 及びアンダーコート層 302 上に第 1 の絶縁層 304 を形成し、前記第 1 の絶縁層 304 上に第 1 の電極であるゲート電極 305 を選択形成する。

【0193】その後、図 18 (d) に示すように、前記ゲート電極 305 をマスクとして用い、前記半導体層 303 にイオン注入法または質量分離を行わないイオンドーピング法によりドナーもしくはアクセプタとなる不純物を添加することによって、ソース領域 303 s 及びドレイン領域 303 d を形成する。

【0194】最後に、図 18 (e) に示すように、第 2 の絶縁層 306 を形成した後、コンタクトホールを開口し、ソース電極 307 s、ドレイン電極 307 d を選択形成して薄膜トランジスタが得られる。

【0195】なお、上記の例では、半導体層 303 として Si を用いたが、他の材料として Si と Ge の化合物などであっても構わない。また SiC のような IV 族どうしの他の組み合わせや、GaAs のような III 族と V 族の組み合わせ、CdSe のような II 族と VI 族の組み合わせでも良い。また、多結晶シリコン薄膜トランジスタを例示して説明したが、これに限らず、他の種々の半導体素子に適用することも勿論、可能である。

【0196】さらに、非晶質の半導体層 303 を多結晶化させる際に、エネルギービームとしてエキシマレーザを用いたが、他のエネルギービームである Ar レーザー、YAG レーザー等のレーザー光、イオンビーム、電子ビーム等を使用することもできる。

【0197】（実施の形態 2-2）実施の形態 2-2 の

半導体素子として、逆スタガ型の薄膜トランジスタの例を説明する。

【0198】図 17 は薄膜トランジスタの概略図であり、図 17 (a) は平面図、図 17 (b) は図 17 (a) における A-A' 断面図を示したものである。

【0199】この薄膜トランジスタは、前記実施の形態 2-1 と比べて、主として、逆スタガ構造である点と、突起部 303 a が半導体層 303 の全周にわたって形成されている点が異なる。

【0200】図 17 において、301 は絶縁性基板であり、この絶縁性基板 301 の上方にアンダーコート層 302、その上方に第 1 の電極であるゲート電極 305 が設けられている。さらに、ゲート電極 305 を覆う第 1 の絶縁層 304 が設けられ、第 1 の絶縁層 304 上に半導体層 303 が設けられている。この半導体層 303 には、図 17 (a) に示すように、半導体層 303 の全周に、半導体層 303 と同一平面内で外方に延びる複数の突起部 303 a が所定の間隔をあけて形成されている。この突起部 303 a の形状等は、実施の形態 2-1 と同様である。ここで、同図においては、便宜上、各突起部 303 a の間隔を狭く描いているが、実施の形態 2-1 と同様に半導体層 303 の幅と同程度に設定することが好ましい。ただし、同図に示すように密に形成したり、逆に間隔を長く形成したりする場合でも、周辺部から規則的に結晶成長させることにより比較的大きな結晶粒が形成される効果は得られる。半導体層 303 上には、半導体層 303 に電気的に接触する一対の第 2 の電極であるソース電極 307 s、ドレイン電極 307 d が形成されている。

【0201】次に、上記のような薄膜トランジスタの製造方法について、図 19 を参照しながら説明する。図 19 は薄膜トランジスタの製造方法を示す工程図である。

【0202】まず、図 19 (a) に示すように、絶縁性基板 301 上にアンダーコート層 302 を形成し、前記アンダーコート層 302 上に第 1 の電極であるゲート電極 305 を選択形成する。

【0203】次に、図 19 (b) に示すように、前記ゲート電極 305 及びアンダーコート層 302 上に第 1 の絶縁層 304 を形成し、前記第 1 の絶縁層 304 上にシリコンを被着させて、非晶質（非単結晶）の半導体層 303 を形成する。次に、半導体層 303 上にフォトリソ（不図示）を所定の形状に選択形成し、このフォトリソをマスクとして、前記図 17 (a) に示すように、非晶質の半導体層 303 の全周にわたって同一平面内で延びる突起部 303 a を有する形状に形成し、その後、上記フォトリソを除去する。

【0204】次に、図 19 (c) に示すように、上記非晶質の半導体層 303 にエネルギービームとしてのエキシマレーザ光を照射して結晶化させ、poly-Si の改質層とする。ここで、上記のように突起部 303 a が

形成されていることにより、前記実施の形態２－１で説明したのと同様に、十分な結晶粒径を得ることが容易にできる。

【０２０５】その後、図１９（ｄ）に示すように、前記半導体層３０３上にドーピングに対するマスクとしてのレジスト３０８を所定の形状に選択形成し、前記レジスト３０８をマスクとして、前記半導体層３０３にイオン注入法または質量分離を行わないイオンドーピング法によりドナー、もしくはアクセプタとなる不純物を添加することによって、ソース領域４０３ｓ及びドレイン領域４０３ｄを形成し、その後、レジスト３０８を除去する。

【０２０６】最後に、図１９（ｅ）に示すように、ソース電極３０７ｓ、ドレイン電極３０７ｄを選択形成して薄膜トランジスタが得られる。

【０２０７】なお、本実施の形態２－２においても、前記実施の形態２－１で説明したのと同様の種々の変形が適用可能である。

【０２０８】また、上記のような逆スタガ型の薄膜トランジスタに限らず、前記実施の形態２－１と同様のスタガ型の薄膜トランジスタを形成しても、同様の効果は得られる。また、上記のように突起部３０３ａを半導体層３０３の全周にわたって形成するのに代えて、実施の形態２－１と同様に対向する辺だけに形成するようにしてもよい。

【０２０９】（実施の形態３－１）図２０ないし図２２に基づいて説明する。初めに、本実施の形態に係る薄膜トランジスタ（ＴＦＴ：Thin Film Transistor）の構造を説明する。

【０２１０】図２０は、順スタガ型のＴＦＴ４１０の概略を示す模式図であり、図２０（ａ）はＴＦＴ４１０の平面図、図２０（ｂ）は図２０（ａ）におけるＡ－Ａ’矢視断面図である。図２１は、図２０（ａ）におけるＢ－Ｂ’矢視断面図である。図２０に示すように、ＴＦＴ４１０は、絶縁性基板４０１上に、アンダーコート層４０２と、ｐ－Ｓｉ膜４０３と、第１の絶縁膜４０４と、第２の絶縁膜４０６と、ゲート電極４０５、ソース電極４０７ｓ及びドレイン電極４０７ｄの３つの電極とが設けられて構成されている。

【０２１１】上記絶縁性基板４０１は、例えば歪み点５９３℃、厚さ１．１ｍｍのガラス基板であり、アンダーコート層４０２は例えばＳｉＯ₂からなる薄膜である。また上記ｐ－Ｓｉ膜４０３は、アンダーコート層４０２上に本発明の方法を適用して形成した多結晶質半導体層本体部である。このｐ－Ｓｉ膜４０３は、チャネル領域４０３ａと、ソース領域４０３ｂ及びドレイン領域４０３ｃとで構成されており、ソース領域４０３ｂ及びドレイン領域４０３ｃは、チャネル領域４０３ａの両側に位置している。該ソース領域４０３ｂ及びドレイン領域４０３ｃは、リン又はボロン等の不純物イオンをドーピン

グすることにより構成されている。

【０２１２】上記ｐ－Ｓｉ膜４０３の材料としては、例えばシリコン（Ｓｉ）、若しくはシリコンとゲルマニウム（Ｇｅ）との化合物を用いる。またｐ－Ｓｉ膜４０３の膜厚としては、好ましくは２００Å～１５００Å、より好ましくは３００Å～１０００Åの範囲内とする。２００Å未満の厚さであると、膜厚の均一性に問題が生じ、１５００Åを超えると、光照射によりソース・ドレイン間に電流が流れるといういわゆるフォトコンダクションの問題が生じる。これに対し３００Å～１０００Åの範囲内であると、膜厚の均一性およびフォトコンダクションの双方を両立できるからである。

【０２１３】更に、図２０（ａ）のチャネル領域４０３ａの矢印Ｘ方向の幅は、例えば約１２μｍとし、ｐ－Ｓｉ膜４０３の矢印Ｙ方向における幅は、例えば約１４μｍとする。

【０２１４】ここで、上記チャネル領域４０３ａには、図２０（ａ）及び図２１に示すように、複数の溝状の結晶成長方向制御空隙４１１…がソース領域４０３ｂとドレイン領域４０３ｃとを結ぶ方向に平行して形成されている。この結晶成長方向制御空隙４１１は、長手方向の両端部が半円形状で中央部が直方体形状であり、中央部における溝幅（長手方向に直交する方向の溝幅）は約１μｍである。但し、結晶成長方向制御空隙４１１の形状は、特に限定されるものではない。例えば長方形等の形状でソース領域４０３ｂからドレイン領域４０３ｃの方向に形成されていてもよい。

【０２１５】上記チャネル領域４０３ａにおける結晶粒は、ソース領域４０３ｂ又はドレイン領域４０３ｃの方向に細長く広がった形状となっており、このような結晶粒が多数集合してチャネル領域４０３ａにかかる多結晶半導体層が構成されている。このような多結晶構造のチャネル領域４０３ａでは、ソース領域４０３ｂとドレイン領域４０３ｃとを結ぶ方向における結晶粒界密度が小さいので、電荷キャリアが高速で移動できる。

【０２１６】第１の絶縁膜４０４は、例えばＳｉＯ₂からなる絶縁膜であり、ｐ－Ｓｉ膜４０３及びアンダーコート層４０２の上方に形成されている。ゲート電極４０５は、例えばアルミニウム（Ａｌ）等からなり、第１の絶縁膜４０４の上方で、かつｐ－Ｓｉ膜４０３のチャネル領域４０３ａに対応する位置に設けられている。また第２の絶縁膜４０６は、例えばＳｉＯ₂からなり、上記第１の絶縁膜４０４及びゲート電極４０５の上方に積層されている。

【０２１７】上記第１の絶縁膜４０４及び第２の絶縁膜４０６には、それぞれｐ－Ｓｉ膜４０３のソース領域４０３ｂ又はドレイン領域４０３ｃに達するコンタクトホール４０８、４０８が形成されている。ソース電極４０７ｓ及びドレイン電極４０７ｄは、例えばＡｌからなり上記コンタクトホール４０８、４０８を介して、上記ソ

ース領域403b又はドレイン領域403cと接触するように形成されている。ゲート電極405、ソース電極407s及びドレイン電極407dは、図示の断面以外の部分で所定の形状にパターンニングされることにより、配線パターンが構成されている。

【0218】次に、本実施の形態に係るTFT410の製造方法を説明する。

【0219】図22は、TFT410の製造工程を示す断面模式図である。まず、図22(a)に示すように、絶縁性基板401上に、アンダーコート層402を常圧CVD法にて成膜する。アンダーコート層402の膜厚は、例えば3000Åとする。

【0220】上記アンダーコート層402上に、例えばプラズマCVD法にて、Si層を形成し、このSi層上に、フォトリソ（図示しない）を所定の形状に選択的に形成する。次に、上記フォトリソをマスクとして露光した後、エッチングにて所定の形状にパターンニングし、しかる後、上記フォトリソを除去する。

【0221】これにより、前記結晶成長方向制御空隙411…を有する非単結晶質半導体層としてのa-Si膜413が形成できる。ここで、a-Si膜413の膜厚は、例えば650Åとする。なお、結晶成長方向制御空隙411を微細に形成する場合には、高精度フォトリソと可干渉光の干渉縞による露光を用いるなどしてもよい。

【0222】a-Si膜413の形成に続いて、図22(b)に示すように、上記a-Si膜413の全面にエキシマレーザーを1ショット照射して、該a-Si膜413を加熱熔融した後、放冷する。これにより、結晶質半導体層としてのp-Si膜403が形成される。

【0223】ここで、エキシマレーザーを用いる結晶化法によると、a-Si膜413は紫外光領域における吸収係数が大きいため、a-Si膜413の本体部の温度を十分に上昇させることができる一方、a-Siが除去された結晶成長方向制御空隙411…の部分はレーザー光が吸収されないため温度を低く保つことができる。したがって、放冷過程において、真先に結晶成長方向制御空隙411の近傍（およびa-Si膜413の周縁部）の温度が結晶化開始温度に到達し、ここで最初の結晶核が生成する。そして、その後はこの結晶核を中心にして結晶成長が行われることになるが、既に説明したように、結晶成長方向は、平行して設けられた結晶成長方向制御空隙411…に規制されて、ソース領域403bとドレイン領域403cとを結ぶ方向に誘導される。この結果、ソース領域403bとドレイン領域403cとを結ぶ方向における結晶粒界密度の小さいp-Si膜が形成される。

【0224】前記エネルギービームの照射条件としては、例えばXeCl（波長308nm）等のエキシマレーザーの場合、ビームの断面形状が、例えば一辺が数ミ

リの方形である50nsのレーザー光パルスを使用する。レーザー光のエネルギー密度（単位面積当たりの照射エネルギー： mJ/cm^2 ）としては、a-Si膜413を結晶化させるのに適した温度に加熱できるように、適宜設定すればよい。

【0225】なお、上記エキシマレーザーとしては、XeClの他に、ArF、KrF、XeF等のエキシマレーザーであってもよい。複数の結晶成長方向制御空隙411の相互の間隔については、a-Si膜の膜厚や照射条件、更には所望する電荷キャリアの移動速度を勘案して適宜に設定することができ、この実施の形態においては、約2μmとしてある。また、結晶成長方向制御空隙411の幅についても、a-Si膜の膜厚や、照射するエネルギービームの種類や強度などに応じて適宜に設定することができ、この実施の形態においては、約1μmとしている。

【0226】上記した結晶化の後、図22(c)に示すように、上記p-Si膜403上に、第1の絶縁膜404を常圧CVD法にて、膜厚が1000Åとなるように成膜する。更に、第1の絶縁膜404上に、例えばAl膜を膜厚2000Åになるようにスパッタリングし、Alエッチャント液を用いて約1分間ウェットエッチングすることにより、所定の形状にパターンニングして、ゲート電極405及び配線パターンを形成する。

【0227】次に、図22(d)に示すように、上記ゲート電極405をマスクとして、p-Si膜403に、イオン注入法又は質量分離を行わないイオンドーピング法にて、ドナー若しくはアクセプタとなる不純物イオン、具体的にはリン又はボロン等の不純物イオンを注入する。これにより、上記p-Si膜403に、チャネル領域403aと、ソース領域403b及びドレイン領域403cとが形成される。

【0228】更に図22(e)に示すように、上記ゲート電極405上に、例えばSiO₂からなる第2の絶縁膜406を、常圧CVD法にて膜厚5000Åとなるように成膜する。続いて、この第1の絶縁膜404及び第2の絶縁膜406に、それぞれp-Si膜403のソース領域403b又はドレイン領域403cに達するコンタクトホール408、408を開孔する。続いて、Al膜をそれぞれ膜厚3000Å及び3000Åになるようにスパッタリングした後、例えばBC13/C12系ガスをを用いたドライエッチングにより、所定の形状にパターンニングする。これにより、ソース電極407s及びドレイン電極407dと、これらの配線パターンとが形成される。

【0229】以上で説明した本実施の形態3-1によると、ソース領域403bとドレイン領域403cとを結ぶ方向に長い形状の大粒の結晶粒が形成でき、これにより電界効果移動度に優れたスタグ型のTFTが得られる。そしてこの実施の形態では、絶縁性基板401やp

—Si膜403に高価な材料を用いていないので、電界効果移動度に優れたTFETを安価に提供できる。

【0230】（実施の形態3-2）本発明にかかる実施の形態3-2について、図23～図25に基づいて説明する。なお、実施の形態3-2にかかる薄膜トランジスタの構成要素のうち、機能が前記実施の形態3-1と同様な構成部材については、同一の名称と符号を付して詳細な説明を省略する。

【0231】図23は、本実施の形態3-2に係る逆スタガ型のTFET420の概略を示す模式図であって、図23（a）は上記TFET420の平面図であり、図23（b）は図23（a）におけるA-A'矢視断面図である。図24は、図23（a）におけるB-B'矢視断面図を示している。図23に示すように、上記TFET420は、絶縁性基板401上に、アンダーコート層402と、p-Si膜403と、第1の絶縁膜404と、ゲート電極405、ソース電極407s及びドレイン電極407dの3つの電極とが設けられて構成されている。

【0232】上記ゲート電極405は、絶縁性基板401上のアンダーコート層402上に形成されている。上記第1の絶縁膜404は、上記アンダーコート層402及びゲート電極405上に形成されている。更に、該第1の絶縁膜404上には、p-Si膜403が形成されている。

【0233】ここで、上記p-Si膜403におけるチャネル領域403aには、前記実施の形態3-1と同様に、複数の溝状の結晶成長方向制御空隙411…がソース領域403bからドレイン領域403cの方向に形成されている（図23（a）及び図24参照。）。ソース電極407s及びドレイン電極407dは、p-Si膜403上のソース領域403b又はドレイン領域403cと接触するように形成されている。尚、上記ゲート電極405、ソース電極407s及びドレイン電極407dは、図示の断面以外の部分で所定の形状にパターニングされることにより、配線パターンを構成している。

【0234】この実施の形態に係るTFET420の製造方法を図25を参照しながら説明する。図25は、上記TFET420の製造工程を示す断面模式図である。先ず、前記実施の形態3-1と同様にして、絶縁性基板401上にアンダーコート層402を形成する。さらに、該アンダーコート層402上に所定の形状となるようにパターニングして、ゲート電極405及び配線パターンを形成する（図25（a）参照）。

【0235】次に、図25（b）に示すように、上記ゲート電極405及びアンダーコート層402上に、第1の絶縁膜404を形成する。更に、前記実施の形態3-1と同様にして、該第1の絶縁膜404上に、例えばプラズマCVD法にてSi層を形成する。このSi層上に、フォトリソを所定の形状に選択的に形成した後、このフォトリソをマスクとして露光した後、エ

ッチングにて所定の形状にパターニングする。その後、上記フォトリソを除去する。これにより、結晶成長方向制御空隙411…を備えたa-Si膜413を形成し、図25（c）に示すように、上記a-Si膜413の全面にエキシマレーザーを照射し、該a-Si膜413を結晶化させてp-Si膜403を形成する。

【0236】ここで、p-Si膜403におけるチャネル領域403aには結晶成長方向制御空隙411…が設けられているので、前記実施の形態3-1と同様に、形成される結晶粒はソース領域403b又はドレイン領域403cの方向に細長く広がった形状となる。従って、ソース領域403bとドレイン領域403cとを結ぶ直線方向における結晶粒界を実質的に低減させるので、電界効果移動度の向上を図ることができる。

【0237】その後、図25（d）に示すように、上記p-Si膜403上にレジスト剤を塗布し、露光及び現像により所定の形状にパターニングし、イオン遮蔽膜としてのレジストマスク414を形成する。上記レジストマスク414としては、不純物イオンを遮蔽するものであれば特に限定されるものではなく、公知の種々のものを採用することができる。具体的には、例えばポジレジスト（商品名：OFPR-5000、東京応化株式会社製）等が挙げられる。また、レジスト剤のように感光性を有するものに限らず、フォトリソグラフィによってパターニングし得るもの等でもよい。

【0238】上記レジストマスク414をマスクとして、p-Si膜403に、例えばイオンドーピング法にて、リン又はボロン等の不純物イオンを注入する。これにより、上記p-Si膜403に、チャネル領域403aと、該チャネル領域403aの両側にソース領域403b及びドレイン領域403cとが形成される。その後、上記レジストマスク414を剥離し、更に、図25（e）に示すように、ソース電極407s及びドレイン電極407dを選択的に形成して、本実施の形態3-2に係る逆スタガ型のTFET420を得る。

【0239】このようにして作製した逆スタガ型のTFETにおいても、上記実施の形態3-1と同様に電界効果移動度の向上などの効果が得られる。

【0240】（実施の形態3-3）この実施の形態3-3は、実施の形態3-1、3-2における結晶成長方向制御空隙に代えて、他の領域よりも高い温度において結晶化が開始される早期結晶化領域を設けたことを特徴とする。以下、図26に基づいて実施の形態3-3にかかる結晶質薄膜半導体トランジスタについて説明する。なお、結晶成長方向制御空隙に代えて早期結晶化領域を設けたこと以外は、前記実施の形態3-1と同様であるので、以下の説明においては、早期結晶化領域に関する事項以外の説明を省略する。また、前記実施の形態3-1又は実施の形態3-2の薄膜トランジスタと同様の機能を有する構成要素について、同一の符号を付した。

【0241】図26に示すように、p-Si膜403には、チャンネル領域に、ソース領域からドレイン領域の方向にリン又はボロン等以外の不純物イオンが注入された帯状の早期結晶化領域421が形成されており、このような構造を有するTFT430は次のようにして製造できる。

【0242】まず、前記実施の形態3-1と同様にし、上記絶縁性基板401上にアンダーコート層402を、常圧CVD法にて成膜する。次に、上記アンダーコート層402上に、例えばプラズマCVD法にて、Si層を形成し、このSi層上に、フォトリソを所定の形状に選択的に形成する。該フォトリソをマスクとして露光した後、エッチングにて所定の形状にパターニングして、a-Si膜413を形成する。

【0243】次いで、a-Si膜413のチャンネル領域403aにおいて、ソース領域403bからドレイン領域403cの方向に帯状にリン又はボロン等以外の物質でかつ結晶化開始温度を高めることのできる不純物イオンを注入して、早期結晶化領域421を形成する。そして、早期結晶化領域421が形成されたa-Si膜413の全面にエネルギービームとしてのエキシマレーザビームを50ns程度照射し、しかる後放冷してa-Si膜413の結晶化を行う。

【0244】ここで、a-Si膜413の全面にエネルギービームを照射したとき、a-Si膜413面の温度が高まり、その後の放冷によりa-Si膜413の温度が次第に低下するが、温度降下の過程において、他の領域に先んじて早期結晶化領域421に最初の結晶核が発生する。なぜなら、早期結晶化領域421は不純物イオンを注入することにより、他の領域よりも高い温度で結晶化が開始されるようになっているからである。

【0245】その後、早期結晶化領域421で発生した結晶核を中心にして結晶成長が行われる。よって、大きな結晶粒が集合したpoly-Si膜が形成できる。

【0246】なお、結晶化の後の工程は、前記実施の形態3-1と同様である。

【0247】上記結晶化開始温度を高めることのできる不純物イオンをa-Si膜に注入する方法は、特に限定されるものではなく、従来公知の種々の方法を採用することができる。また、この実施の形態ではスタガ型の例を示したが、逆スタガ型であっても同様な効果が得られる。また、早期結晶化領域としては、上記のように不純物イオンを注入したものに限らず、あらかじめ部分的に結晶化させた領域（プレ結晶）を形成し、結晶化度に応じた融点（結晶化温度）の相違を利用するなどしてもよい。また、このようなプレ結晶を微細に形成するためには、例えば可干渉光の干渉縞の照射などを用いてもよい。

【0248】（実施の形態3-1～3-3についてのその他の事項）前記実施の形態3-1及び実施の形態3-

2においては、a-Si膜413にソース領域とドレイン領域とを結ぶ方向に長い溝状の結晶成長方向制御空隙411…を設けたが、本発明はこの態様に限定されるものではない。例えば、図27に示すように、ソース領域とドレイン領域とを結ぶ方向に不連続な結晶成長方向制御空隙431…を設けてもよい。この態様においては、ソース領域とドレイン領域とを結ぶ方向における結晶成長方向制御空隙431の間隔、またはこの間隔と共に、該方向に直行する方向における隣合う結晶成長方向制御空隙431の間隔を適正に調整することにより、結晶粒の該方向における粒径を制御することができる。

【0249】また、本発明では、図28に示すように、a-Si膜のチャンネル領域に、a-Si膜を貫通しない深さの空隙を設けてもよい。更に、このような形状の空隙を不連続的に島状に形成したものであってもよい。

【0250】なお、上記貫通しない空隙である場合には、p-Si膜の形成工程が終了後に空隙を形成する凸部分をエッチング等により除去し、p-Si膜の表面を平坦にするのもよい。

【0251】更に、a-Si膜413のチャンネル領域に、本体部と比熱の異なる、例えば棒状の部材を載置してもよい。また、チャンネル領域に比熱の異なる結晶成長方向制御領域を形成するのもよい。例えばa-Si膜よりも比熱の大きい部材を載置して、エネルギービームを短時間照射した場合、上記部材が接触しているa-Si膜部分の温度上昇が小さいので、他の領域に比べて早期に結晶核が発生する。他方、例えばa-Si膜よりも比熱の小さい部材を、ソース領域とドレイン領域とを結ぶ方向に複数列載置し、エネルギービームを短時間照射すると、a-Si膜よりもこの部材の温度の方が高くなるので、複数列載置した部材の中間部分の温度が相対的に低くなる。したがって、この部分に最初の結晶核が発生することになり、無秩序な結晶核の発生を防止する効果が得られる。

【0252】上記実施の形態では、p-Si膜403の材料として、Si若しくはSiとGeとを用いた態様を示したが、また、本発明においては、これらの他に炭化シリコン（SiC）のようなIV族同士の組み合わせによる化合物や、ヒ化ガリウム（GaAs）のようなIII族とV族との組み合わせによる化合物、セレン化カドミウム（CdSe）のようなII族とV族との組み合わせによる化合物なども使用可能である。

【0253】更に、本発明においては、ゲート電極405、ソース電極407s及びドレイン電極407dの材料としてAlを使用した態様を示したが、その他に、クロム（Cr）や、モリブデン（Mo）、タンタル（Ta）、チタン（Ti）等の金属又はこれらの合金等を使用してもよい。

【0254】更に、本発明においては、a-Si膜413を結晶化する際に、エネルギービームとしてエキシマ

レーザーを使用した態様を示したが、その他に、Arレーザーや、YAGレーザー等のレーザー光、イオンビーム、電子ビーム等を使用してもよい。これらのエネルギービームを使用しても、高密度のエネルギーを、短時間で局所的に照射することが容易に行えるので、基板温度を比較的低温に保った状態で結晶化できる。

【0255】（実施の形態4-1）この形態4-1では、ビーム幅内における光エネルギー強度（単位面積当たりの光エネルギー、以下、単に光強度とする）が一方から他方へ単調に増加または一方から他方へ単調に減少する分布パターンの光ビームを用いて結晶化を行う。

【0256】一方から他方へ単調に増加または一方から他方へ単調に減少する分布パターンの光ビームの典型は、図29aに示すような直線的な光強度勾配を有するものであるが、一定方向に指数関数的に光強度が増加または減少するものなどであってもよい。

【0257】上記光ビームの発生光源（整形前のもの）としては、例えばHe-Neレーザ、アルゴンレーザ、炭酸ガスレーザ、ルビーレーザ、エキシマレーザなどの各種のレーザが使用可能である。但し、高出力が得られ、シリコンによく吸収されることなどから、エキシマレーザを使用するのが好ましい。以下、エキシマレーザを用いた本発明にかかるレーザアニール法について説明する。

【0258】図42は、レーザアニール法を用いた結晶化操作を模式的に示した見取り図であり、図42中、1400は光ビーム照射装置、1410は光ビームが照射される被照射体を示し、更に1401は例えばXeClエキシマレーザを用いたレーザ光発生器であり、1402はミラー、1403はビームホモジナイザーである。この光ビーム照射装置1400では、レーザ光発生器1401で発生させた光をミラー1402を介してビームホモジナイザー1403に導き、ここで所定の光強度パターンに整形した後、出力するようになっている。ビームホモジナイザー1403には、光ビームを整形するための光学系が組み込まれており、この実施の形態においては、光路の最下流側に図31に示すような光透過度勾配を有する透過フィルターが配置（不図示）されている。よって、レーザ光発生器1401で発生した光がこの透過フィルターを透過することにより、図29aのようなパターンの光ビームに整形されることになる。

【0259】上記光ビーム照射装置1400では、例えば平均的なエネルギー密度（単位面積当たりの照射エネルギー）が $300\text{ mJ}/\text{cm}^2$ 、エネルギー密度の低い領域Lが $250\text{ mJ}/\text{cm}^2$ 、エネルギー密度の高い領域Hが $350\text{ mJ}/\text{cm}^2$ 、ビーム断面形状が $7\text{ mm} \times 7\text{ mm}$ に整形された光ビームが出力でき、この光ビームをアモルファスシリコン薄膜などの被結晶化面に照射して被結晶化物質を結晶化する。より具体的に結晶化工程を説明する。先ず図42の被照射体1410に示すよう

に、ガラス基板1411の上に、例えば減圧CVD法によって膜厚が 85 nm の非単結晶質シリコン膜1412を成膜する。より具体的には、例えば反応ガスとしてのモノシランガス（ SiH_4 ）またはジシランガス（ Si_2H_6 ）を用い、圧力を数Torrにして、ガラス基板1411を $350^\circ\text{C} \sim 530^\circ\text{C}$ に加熱した状態で、非単結晶質シリコン膜1412を成膜する。

【0260】ここで、ガラス基板1411の上に例えば SiO_2 からなる下地層1413を形成し、この下地層の上に非単結晶質シリコン膜1412を成膜してもよい。また、非単結晶質シリコン膜1412の成膜方法としては、減圧CVD法に限定されるものではなく、例えばプラズマCVD法を用いてもよい。また、上記非単結晶質シリコン膜1412の膜厚は、 85 nm に限らず、適宜に設定すればよい。

【0261】このようにして形成した非単結晶質シリコン膜1412の特定の領域1404に対し、光ビーム照射装置1400から整形されたエキシマレーザ光を例えば10ショット照射して当該部分を溶融し、しかる後、放熱して結晶化する。この実施の形態では、光ビームの照射に際して、被照射体1410を石英板からなる窓を有する気密容器に入れ、内部を真空（約 10^{-6} Torr ）とし、室温（約 23°C ）条件下で、上記窓を介して特定の領域1404に光ビームを照射する方法（図43参照）により行ったが、図42では気密容器を省略して描いてある。

【0262】なお、上記した各条件はあくまでも例示であり、ビーム幅内における光強度が一方から他方へ単調に増加または一方から他方へ単調に減少する分布パターンの光ビームを用いる点を除き、その他の条件は特に限定されるものではない。例えば、光エネルギー密度としては、非単結晶質シリコン膜1412を結晶化させるために十分な強度でかつ光強度勾配をもたせたものであればよい。

【0263】また、光強度勾配の程度についても特に制限されることはなく、非単結晶質薄膜の材質や厚み等を考慮して結晶化を好適に誘導・制御できる勾配を設定すればよい。更に、照射する光ビームのビーム幅、および照射回数（ショット回数）も、上記に限られず、例えばより強い強度のレーザ光を1ショットだけ照射するようにしてもよい。

【0264】また、光ビームの断面形状についても、特に限定されるものではなく、例えば三角形、円形等であってもよい。

【0265】次に、図29a～gを参照しながら、光強度勾配を有する光ビームを用いた場合における結晶の成長挙動について説明する。

【0266】非単結晶質シリコン薄膜に図29aに示す光強度パターンの光ビームを照射すると、照射面の温度は、図29bの701（温度分布曲線）に示すように、

中央部において右上りの温度勾配を有し、周辺部に急激な温度勾配をもったパターンとなる。周辺部に急激な温度勾配が形成されるのは、周囲への放熱が大きいからである。次いで光照射を止めると、先ず最初に温度分布曲線 701 と結晶化温度ライン 702 の交点付近（境界付近）が熔融温度以下になる。よって、この付近に微小な結晶 704 が生成される（703 は薄膜断面を示している）。そして、この結晶 704 を核として、未だ結晶化温度以上である図面右方向に向かって結晶成長が進行する。ここにおいて、前記図 7 における場合と異なり、図 29 b では中央部に温度勾配が形成されているので、高温領域側（H 側）から低温領域側（L 側）に向かって熱が流れ込み、この熱が急激な温度低下を緩和すると共に、結晶成長を高温側（図面右側）に誘導するように作用する。よって、結晶核の発生とその成長が円滑に進行し、その結果として結晶粒の粒径や結晶化度の均一性が高まると共に、L 側から H 側方向（結晶成長方向）に長い結晶粒が生成する。つまり、光強度勾配を持った光ビームを用いると、結晶成長方向に向かって高い移動度をもった結晶質薄膜が作製できることになる。

【0267】ところで、光ビームの照射方法としては、照射側、基板側ともに固定した状態（不動状態）で行ってもよいが、光ビームまたは基板側の何れかを移動させてもよく、更にこの移動を往復運動としてもよい。移動または往復運動しながら照射する方法においては、好ましくは図 30 に示すように、光強度の勾配方向（L→H 方向または H→L 方向）に移動させるのがよい。この方向であると、きめ細かに結晶成長方向を誘導でき、結晶粒の粒径や結晶化度の均一性を高めることができ、更に光強度勾配の程度や光照射強度の程度に適合させて移動速度を調節すると一層きめ細かに結晶成長方向を誘導できる。

【0268】なお、図 30 の矢印は移動方向、711、712 は移動前後の照射面、713（斜線部）は重複照射領域を示している。また図 30 では、光ビームを移動する様を示しているが、基板側を動かしてもよく、更に光ビームを複数回ショットする場合には、例えば照射面積の数%から数十%ずつ照射位置をずらしながら照射することもできる。

【0269】上記のようにして作製した poly-Si 薄膜は、一般にはその中央部をチャネル領域とし、この両端部分にリンやボロンなどの不純物をイオン注入してソース領域およびドレイン領域を形成するなどして TFT となす。そして、この実施の形態で説明したエネルギー強度パターンの光ビーム（図 29 a）は、AM-LCD（Active Matrix Liquid Crystal Display）の周辺回路などを形成するための、比較的幅の狭い領域の結晶化に有効である。

【0270】（実施の形態 4-2）この実施の形態（後述する形態 4-3 についても同様）は、比較的幅の広い

領域を結晶化するのに有効な例である。

【0271】本実施の形態において使用する光ビームの光強度分布パターンを図 32 a に示す。本図に示すように、形態 4-2 にかかる光ビームは、光強度の大きい H 領域 721 と小さい L 領域 722 とが平面上に交互に並んだパターンをしている。ここで、H 領域と L 領域の光強度比率については、特に限定されるものではないので、適当に設定すればよい。但し、一般には照射回数内で照射面の全面（L 領域と H 領域）が熔融するように光エネルギー総量を規定する。なお、ここでは、H 領域を 300 mJ/cm^2 、L 領域を 200 mJ/cm^2 とし、アモルファスシリコン薄膜の厚みを 50 nm とし、他の条件については実施の形態 4-1 と同様にした。

【0272】以下で、この実施の形態における結晶化の挙動を、図 32 a～g を参照しながら説明する。先ず、図 32 a に示す光分布特性を有する光ビームを照射すると、薄膜表面の温度は、図 32 b に示すような分布パターンとなる。そして、光照射が終了し、照射面の温度が下がっていく過程においては、L 領域 722 の温度が結晶化温度ライン 723 にさしかかった時点で、図 32 c に示すように、L 領域 722 に対応する位置に結晶核 724 が発生する（725 は薄膜断面を示している）。さらに温度が下がると（図 32 d）、高温領域 H から低温領域 L に向かって伝達される熱によって結晶成長が高温領域 H 側に誘導されると共に、この過程で新たな結晶核も発生し同様に成長する（図 32 e）。

【0273】このような結晶の発生と成長が、高温領域 H の温度が熔融温度以下になるまで続く（図 32 f、g）が、この実施の形態では結晶成長の方向が L→H 方向に誘導される。よって、高温領域 H を挟む双方の低温領域 L からそれぞれ結晶粒が成長し、その結果、結晶粒同士が高温領域 H の中央部付近 726（図 32 g）で衝突し合う。これにより、高温領域 H の中央部付近に結晶粒境界線が形成されると共に、この衝突により更なる結晶成長が L→H 方向と平行する方向に誘導される。よって、衝突の後に若干 L←→H 方向と直交する方向に結晶成長するため、L←→H と直交する方向に長い径を有する結晶粒が形成される。

【0274】以上のようなメカニズムから、この実施の形態によると、例えば数 cm 角と比較的広い照射領域内の結晶化を円滑に進行させることができる。また、既に説明したごとく、キャリアの移動方向（ソースドレイン方向）と直交する方向が、L←→H 方向になるように光ビームを設定して光照射すると、キャリアが結晶粒境界線を横断することなく移動できるので、高速な TFT が実現できる。

【0275】この実施の形態においても、実施の形態 4-1 と同様にして、図 33 に示すように照射時間内（ $t = t_1$ から $t = t_2$ ）において、光ビームまたは基板の何れかを移動（往復運動等も含む）移動させながら照射

してもよい。このようにすることにより、結晶化度の均一性をさらに高めることが可能になる。なお、図33中の731、732は移動前後の照射面位置、733（斜線部）は重複照射領域を示し、矢印は移動方向を示している。但し、このような移動に限定されるものではないことは勿論である。

【0276】ところで、上記図32aに示したような光強度の強い部分Hと弱い部分Lとが縞状に配列されてなる光ビームは、特別な技術を要することなく周知の技術でもって容易に実現でき、その実現手段は何ら限定されない。例えば使用する光をある程度吸収するフィルターを所定間隔を開けて配置し、図34に示すような透過分布を持つ櫛形の透過フィルタを作製する。そして、このフィルターを光ビーム照射装置の光路中（例えばビームホモジナイザー内）に設置することにより実現できる。また、例えば金属繊維が縦若しくは横一列に多数平行に並んだフィルタを光路に配置する手段によっても実現できる。更には光路にスリットを配置し回折干渉を生じさせる手法で縞状の光強度パターンを作製する手段によっても実現できる。

【0277】（実施の形態4-3）本実施の形態4-3は、光干渉を利用して光強度分布に不均一性を与える方法である。この方法は、比較的自在に光強度分布パターンを制御できるので、実施の形態4-2と同様、比較的広い領域の結晶化に適する。

【0278】本実施の形態において使用する光ビームの光強度分布のパターンを図35に示す。このような光強度分布パターンは、図36に示すがごとく、それぞれコヒーレントな2つの光ビーム801、802を同時に照射して光干渉を起こさせる手段により容易に形成できる。具体的には、例えば同一光線から発生したレーザー光を半透過型鏡により2の光路に分け、反射鏡を使用して互いの光路に相対角度を生じさせることにより、干渉を生じさせることができる。

【0279】ところで、それぞれコヒーレントな2つの光を干渉させると、光強度の強い部分（明線部H）と光強度の弱い部分（暗線部L）とが形成されるが、干渉パターンの周期は2つの光ビームの交差する角度によって自在に変化させることができ、またその変調度（明線部と暗線部の光のエネルギー強度の比に影響する）は2つの光ビームのエネルギー強度を変えることにより容易に変化させることができるので、明線部Hと暗線部Lとの間隔や強度比は比較的自在に設定できる。よって、被照射面である非結晶質薄膜の厚さ等を勘案して上記間隔や強度比を適正に設定する。

【0280】以下、このような干渉パターンを生じさせてなる光ビームを照射した場合における結晶成長挙動を図37a～gに基づいて説明する。なお、この実施の形態における操作条件は、前記実施の形態4-1等と同様である。

【0281】図37aで特徴付けられる光ビームを非単結晶シリコン薄膜に照射すると、薄膜上では明線部Hにおいては高く、暗線部Lにおいては低い温度分布パターン（曲線901）が形成される（図37b）。光照射が終了し、温度が下がっていく過程では、図37cに示すように、曲線901が結晶化温度線902と最初に交わる部分（低温領域Lの最も温度の低い部分）に結晶核903が発生する。そして、更に温度が低下すると（図37d）、高温領域Hから低温領域Lに向かって伝達される熱によって結晶成長がL→H方向に誘導されると共に、新たに核が発生し同様に誘導され成長する（図37e）。このような結晶の発生と成長は、明線部Hに対応する高温領域Hの温度が熔融温度以下に下がるまで続く（図37f、g）。

【0282】以上の結晶化のメカニズムから、この実施の形態4-3によると、比較的広い範囲において、結晶化度が均一で電界効果移動度の大きい結晶質半導体薄膜を作製できる。また、この実施の形態においても、前記実施の形態4-2と同様、結晶粒界の境界線（結晶粒の衝突線）が高温領域の中央部に形成されるので、前記実施の形態4-2で述べたように、H→L→H→Lの配列方向に直交する方向をキャリア移動方向として利用すると、高い電界効果移動度が得られる。

【0283】（実施の形態4-4）実施の形態4-4は、基本的には実施の形態4-3の場合と同様である。但し、この実施の形態では、干渉パターンの周期と変調度の調節を動的に行うことにより、明線部Hと暗線部Lとが波動的に変化するようにになっている。以下、実施の形態4-4の内容を説明する。

【0284】図38に示すように、それぞれコヒーレントな2つの光ビームのうち、少なくとも一方の光に動的な位相変調を与えて、干渉縞の明線部、暗線部の位置が波動的に変化する光ビームを形成する。位相変調としては、例えば一方の光ビームの位相を他方の光ビームに対して相対的に0、 $\pi/2$ 、 π と順次変化させる。このようにすると干渉縞の明線部と暗線部の位置が時系列的にずれ、明線部と暗線部とからなる縞状のパターンが波動的に変化する光ビームが形成できる（図38）。

【0285】位相を変調する手段としては、例えばミラーを用いて2つの光ビームのうちの一方の光路長を動的に変動させ位相を変化させる方法や、光路内に配置した透明体の屈折率を動的に変化させる方法などが例示でき、このような光学系を例えば前記ビームホモジナイザー（図42の1403）内に組み込む。

【0286】この実施の形態によると、照射面である薄膜表面には高温領域Hと低温領域Lとが波動的に入れ代わる温度分布パターンが形成されるので、結晶成長を一定方向に誘導する効果が大きい。また、この方法は、不純物を有効領域外に追いやるという効果もあるので、薄膜の高純度化を図りつつ高品質の結晶質薄膜が形成でき

る。なお、不純物を有効領域外に追いやる効果は次の原理に基づく。すなわち、薄膜成分と不純物とでは融点、比重等の物性が異なるので、波動的な温度変化が加わると、両者の間に進行速度の差が生じる。よって、多数回の照射を行うこと、微量な不純物と薄膜成分とが分離される。

【0287】ここで、干渉パターンの周期と変調度の調節は、1回の照射中、あるいは多数回照射の各照射ごとに行ってもよい。更に、結晶成長の各段階に応じて変調度の制御を行うのもよく、このような方法によると、結晶成長をより好適に誘導できる。

【0288】また、上記実施の形態4-3、4-4のいずれにおいても、前記実施の形態4-1または4-2と同様、光レーザまたは基板側の何れかを移動（往復運動等を含む）させながら照射することもでき、この方法により結晶成長を適正に制御できる。そして、この移動を明線部Hと暗線部Lからなる縞模様の方向と平行する方向に向かって行った場合には、上記実施の形態4-3の場合であっても、不純物を追い出す効果が得られる。

【0289】ところで、以上では主に照射領域の面方向の温度分布を想定して説明したが、図39に示すように、照射する薄膜の厚み方向に光干渉による光強度分布を形成させることもできる。図39は、照射方向（同図の上方）より順にアモルファスシリコン層の薄膜1101、下地層（SiO₂）1102、ガラス基板1103からなる被照射体に光ビームが照射された様子を示す模式図である。被照射体に上下方向（厚み方向）に光強度分布を有する光ビームが入射すると、この波形に対応する温度分布が厚み方向に形成されるが、TFTに使用されるシリコン薄膜の厚みは、通常数十ナノメートルと薄く、干渉縞の周期より距離が短いので、厚み方向に周期的な温度分布を形成することは困難である。

【0290】しかし、薄膜1101の上面は、周囲環境に熱輻射することにより冷却され、下面（基板側）は下地層1102やガラス基板1103に熱伝導することにより放熱されるので、厚み方向にも温度分布が存在しており、この温度分布を大きくすることは可能である。そして、光照射により厚み方向の温度分布を拡大する手段として、上記した干渉パターンを利用できる。具体的には、例えばガラス基板1103の下面に反射鏡を設置して干渉を起こさせる、または薄膜1101と下地層1102またはガラス基板1103との屈折率の差を大きくして、薄膜1101側から入射した光と、各層の界面で反射した光により干渉を生じさせる。また、干渉縞の周期を調節するなどして、厚み方向（上下方向）に温度分布を形成することができ、これにより厚み方向における結晶成長を制御できる。

【0291】厚み方向の温度分布を制御する場合においては、非単結晶質薄膜の厚さ、下地層および基板の熱伝導率を考慮して個々具体的に好適な設定条件を決定する

のがよい。また、1つの光源から発した光を2つに分割し、一方を薄膜面側（上方）から照射し、他方を基板側（下方）から照射して、薄膜内部で干渉させることもできる。但し、この場合には基板および下地層を光ビームが透過する材質とする。

【0292】（実施の形態4-5）本実施の形態は、結晶化プロセスにおける雰囲気ガスの圧力を好適に設定することにより、被結晶化面に温度勾配を形成する点に特徴を有する。これに対し、上記実施の形態4-1～4-4では、光ビームの光強度パターンを調節・制御することにより、結晶化度の向上と均一化を図るものである。よって、本実施の形態と実施の形態4-1～4-4とは全く考え方を異にする。以下に本実施の形態の内容を説明する。

【0293】図40は、図39と同様な被照射体（積層体）の断面図であり、1200は光ビームの照射面、1201は薄膜、1202は下地層、1203は基板を表し、矢印は薄膜の熱の伝達方向（放熱方向）を示している。図40に示す如く、熱の一部は周囲雰囲気中（上方）および薄膜の照射領域外方向（図の左右方向）に拡散するが、大部分の熱は接触面積が大きくかつ熱伝導率の大きい基板側（下方）に伝達される。ここにおいて、従来のレーザアニール法では、高度な真空雰囲気中で、しかも均一な光強度分布の光ビームを照射する方法で行われている。したがって、前記実施の形態4-1で説明したように、照射面の中央部には殆ど温度勾配が形成されないため、放熱の初期段階においては、中央部に核が発生しにくい。その一方、放熱過程のある段階で同時多発的に多数の核が発生すると言った現象が起きる。

【0294】本実施の形態では、上記従来法と異なり周囲雰囲気を高度な真空にしないことを特徴としており、周囲雰囲気を構成する気体分子の運動を利用して、光照射面において温度の不均一部位を発生させようとするものである。

【0295】初めに、この実施の形態4-5における原理を説明する。一般にエキシマレーザのようなパルス光の1ショット（1パルス）の時間は、20～50nsと極めて短い。したがって、この短い照射時間内でシリコン等を融点以上に昇温させる必要があり、それゆえシリコン等を数十nmと極めて薄い薄膜とするのが一般的である。このように極めて薄い薄膜であると、放熱過程において周囲の気体分子の影響が極めて大きくなる。

【0296】すなわち、周囲雰囲気を構成する気体分子や薄膜中に存在する気体分子は、一定の確率で薄膜表面に衝突し離脱する運動を行っているが、この気体分子の熱エネルギーレベルは光照射され加熱された薄膜よりも小さいので、薄膜表面に衝突し離脱する際に薄膜の熱を奪う。このような気体分子の作用を考慮すると、薄膜面では振動的な温度分布が生じているはずである。よって、周囲雰囲気圧力や周囲雰囲気を構成する気体分子の

種類を適正に設定すれば、均一な光強度分布の光ビームを照射した場合であっても、光照射領域内に温度の不均一な部位（温度の低い部位）を形成できる。このような部位を形成することができれば、核の発生と結晶成長の円滑化が実現できると考えられる。この考えのもと、以下の実験を行った。

【0297】なお、結晶化プロセスにおける結晶核は、大気中の水分が結露する際における水蒸気核に似た役割を演じていると考えられる。

【0298】（実験1）

実験条件

まず、コーニング社製#7059ガラスからなる基板（厚み1.1mm）の上に、膜厚200nmのSiO₂層（下地層）を形成し、更にこの上に膜厚50nmのアモルファスシリコン層を形成したものを被照射体として用意した。次に、図43に示すような石英ガラスからなる窓1501が設けられた気密容器1500内に上記アモルファスシリコン層1503が形成された被照射体を入れ、気密容器1500内の空気を除去し、その後、水素ガスポンベ1502から水素ガスを導入して気密容器内を所定水素ガス圧とした。次いで、レーザ照射装置1510で発生させたエキシマレーザを窓1501を介して被照射体のアモルファスシリコン層1503に照射し、しかる後、放熱して結晶化を行った。

【0299】上記における所定水素ガス圧（雰囲気圧力）としては、 5×10^{-6} torr、 1×10^{-5} torr、 1×10^{-3} torr、 1×10^{-1} torr、1 torr、10 torrの6通りとした。また、レーザ照射条件としては、1パルス（1ショット）が30ns・sec、ビームが幅7mm×7mm、光強度が350mJ/cm²の光強度分布の均一な従来型光ビームを用いた。そして、この光ビームを100パルス照射した後、室温環境下で放熱させて、アモルファスシリコン層1503を多結晶化した。

【0300】なお、図43中、1511はエキシマレーザ光発生器、1512はミラー、1513はビームホモジナイザーを示している。

【0301】雰囲気圧力と結晶化度の関係

上記条件で作製した6通りの結晶質シリコン薄膜（poly-Si）について、斜光による目視観察を行った。また、顕微ラマン分光法でラマン強度を測定し、水素ガス圧が 5×10^{-6} torrのときにおけるラマン強度を1として、各々の結晶化度を評価した。この結果を表1に一覧表示した。

【表1】

雰囲気圧力*	10 ⁻⁶	10 ⁻⁵	10 ⁻³	10 ⁻¹	1	10
斜光目視観察結果	青み	緑っぽい	真っ白	白っぽい	白っぽい	白っぽい
ラマン強度（相対値）	1	4	7	8	8	8

*: torr

【0302】表1に示すように、目視観察において、レーザアニール処理後のシリコン薄膜の状態が製造時の雰囲気圧力に対応して変化することが認められた。すなわち、水素ガス圧（雰囲気圧力）が 10^{-6} torr台では、青みのある散乱光がわずかに認められるのみであったが、 10^{-5} torr台では前記散乱光が緑色側にシフトして、全体が明るくなった。さらに水素ガス圧が 10^{-1} に高まると、散乱が顕著となり、白濁したような状態が観察され、その後10 torr程度までは、ほぼ同様の状態が確認された。

【0303】他方、顕微ラマン分光法による結晶化度評価によると、水素ガス圧が 5×10^{-6} torrで結晶化された試料のラマン強度を基準とすると、雰囲気圧力が 1×10^{-5} torrでは4倍の強度を示し、さらに 1×10^{-3} torrから10 torrの間では6倍から7倍のラマン強度を示した。これらの結果から次のことが明らかとなる。

【0304】従来では雰囲気中の分子と薄膜物質とを反応させる等の特別な場合を除き、雰囲気圧力をできるだけ下げた状態（高度な真空状態）で光照射を行うのが一般的であったが、表1で明らかなごとく、高度な真空状態とすると、良好な結晶化度が得られない。他方、水素ガス圧が高まるに従い結晶化度が向上する。この実験結果からして、レーザアニール処理による結晶化においては、周囲雰囲気圧力を一定値以上に設定するのがよく、好ましくは 1×10^{-2} torr以上の雰囲気圧力とするのがよい。

【0305】なお、高度な真空状態とすると、良好な結晶化度が得られないのは、気体分子の運動による振動的な温度の不均一性が形成できないためであると考えられる。他方、水素ガス圧が存在する場合において結晶化度が向上したのは、水素分子が薄膜表面に衝突し離脱する際に薄膜の熱を奪い、局所的・振動的な温度不均一を生じさせるからと考えられる。つまり、表1の結果は上記考察を裏付けるものである。

【0306】（実験2）雰囲気圧力としての水素ガス圧を 5×10^{-6} torr、1 torrの2通りとし、それぞれの水素ガス圧条件において光ビームの照射回数を1、10、100、500に変化させたこと以外は、上記実験1と同様にして結晶質シリコン薄膜（poly-Si）を作製した。そして、上記と同様にしてラマン強度を測定し、照射回数と結晶化度との関係において、水素ガス圧の影響を調べた。この結果を図41に示した。

【0307】図41より明らかなごとく、水素ガス圧が

1 t o r r の場合においては、照射回数が増えるに従ってラマン強度が上昇し、結晶化度が向上することが認められた。他方、水素ガス圧が 5×10^{-6} t o r r の場合においては、10回を超えて照射回数を増やしてもラマン強度が増加せず、結晶化度の向上がなかった。

【0308】この結果から、光ビームを多数回照射して結晶化を図る方法においても、雰囲気圧力を高度な真空にしない方がよいことが判る。そして、この結果において、少なくとも水素ガス圧を1 t o r r とすれば、照射回数の増加とともに結晶化度が向上することが確認された。

【0309】ところで、実験1では、10 t o r r を超える条件における結果を示していないが、10 t o r r を超える条件においても、良質な結晶質薄膜が形成されることが考えられる。この理由は次の通りである。水素ガス圧が高まると、薄膜表面に衝突・離脱する水素分子の数が多くなるので、温度分布の不均一を生じさせる効果が弱まると考えられる。しかし、次のような効果が付加される。すなわち、光照射により薄膜温度が融点温度以上に加熱されると、薄膜内部の蒸気圧が高まり、この蒸気圧が結晶の成長を阻害し、また薄膜を構成する物質の飛散が生じるが、周囲の圧力が高いと、この圧力によって薄膜物質の飛散等が抑制され、その結果として結晶化の進行が円滑になる。

【0310】ところで、上記実験1、2では、周囲雰囲気構成するガスとして、比熱が大きく熱冷却効果が大きい水素ガス (H_2) を用いたが、周囲雰囲気構成するガスは水素ガスに限定されるものではない。例えば N_2 や He 、 Ar などの不活性ガスが使用でき、これらの気体分子を2つ以上混ぜ合わせた混合ガスであってもよい。但し、気体分子の種類によって、比熱や薄膜物質に与える影響（悪影響を含む）が異なるので、気体分子の種類によって好適なガス圧を設定するのが好ましい。

【0311】また、以上では、光ビームとしてエキシマレーザを用いたが、本発明で使用する光ビームはエキシマレーザに限定されるものではない。例えば前記したような $He-Ne$ レーザ、アルゴンレーザ等の連続発振をするレーザのみならず、紫外線ランプなどの光も使用可能である。

【0312】また、本発明は、多結晶化法として特に有用であるが、単結晶化を作製する方法として利用できることは勿論である。

【0313】更に、以上では結晶質半導体薄膜の形成方法を中心として本発明の内容を説明したが、本発明にかかる技術は、光エネルギーを用いて行う物質の改質、例えばポリマーの溶融成形、合金に対する熱アニール操作等、に広く適用できる。

【0314】（実施の形態5-1）本発明の実施の形態5-1について、図44および図45に基づいて説明する。

【0315】まず、図44に示すように、ガラス基板521に、プラズマCVD法によって、前駆体半導体薄膜としてのアモルファスシリコン薄膜522を形成する。このアモルファスシリコン薄膜522の膜厚は特に限定されないが、通常、用途に応じて異なり、例えばTFTに用いる場合は300~1000 Å程度、光センサや光起電力素子（太陽電池など）に用いる場合は1 μm以上程度の厚さに形成される。

【0316】次に、上記アモルファスシリコン薄膜522が形成されたガラス基板521を基板ステージ535に載置し、アモルファスシリコン薄膜522に、結晶化用の第1のエネルギービームであるXeClエキシマレーザ531のレーザビーム531a、および予備加熱用の第2のエネルギービームであるArレーザ532のレーザビーム532aを静止状態で5秒間照射する。より詳しくは、上記XeClエキシマレーザ531は、発振周波数が50 Hz、波長が308 nm、照射エネルギーが 300 mJ/cm^2 であり、Arレーザ532は、連続発振、波長が488 nm、出力が 20 W/cm^2 である。また、レーザビーム531aは、ハーフミラー533を透過して照射される一方、レーザビーム532aは、ハーフミラー533によって反射されて照射される。アモルファスシリコン薄膜522における各レーザビーム531a、532aの照射領域531b、532bは、帯状で、かつ、レーザビーム532aは、レーザビーム531aの照射領域531bを含む、より広い照射領域532bに照射される。

【0317】なお、上記のようにハーフミラー533を用いるなどして、レーザビーム531a、532aがアモルファスシリコン薄膜522に垂直に照射されるようにすることは、結晶粒径や電界効果移動度のばらつきの低減が容易であるなどの点で好ましいが、必ずしも正確に垂直に照射されなくても、例えば2枚のミラーをわずかにずらして配置するなどして、実質的にほぼ垂直に照射されるようにしてもよい。また、XeClエキシマレーザ531に代えて、例えばArF、KrF、XeFエキシマレーザなどの波長が400 nm以下の種々のレーザを用いてもよい一方、Arレーザ532に代えて、波長が450~550 nmの種々のレーザを用いてもよい。

【0318】ここで、アモルファスシリコン薄膜522は、例えば膜厚が1000 Åの場合、図1に示すような透過率特性を有している。すなわち、例えば波長が約500 nmの光に対しては、吸収係数は膜厚の逆数程度の 10^5 cm^{-1} であり、400 nmより短波長の光に対しては、吸収係数は 10^6 cm^{-1} 以上で、ほとんど透過させない。そこで、波長が308 nmのXeClエキシマレーザ531のレーザビーム531aは、ほとんどアモルファスシリコン薄膜522の表面付近で吸収され、これによる温度上昇、およびその熱の伝導によって、主と

してアモルファスシリコン薄膜522が1200℃程度に加熱される。一方、波長が488nmのArレーザ532のレーザビーム532aは、アモルファスシリコン薄膜522の厚さ方向のほぼ全域で吸収され、伝導熱によって、ガラス基板521が400℃程度に加熱される。それゆえ、レーザビーム531a、532aの照射終了後、アモルファスシリコン薄膜522は徐冷され、結晶成長が促進されて、結晶粒の大きいポリシリコン薄膜523が形成される。

【0319】上記のようにして形成されたポリシリコン薄膜523、および従来と同様にXeClエキシマレーザ531だけによって結晶化させたポリシリコン薄膜の結晶化の状態を評価するために、ラマン散乱測定を行った。それぞれの測定結果を図45に記号PまたはRで示す。同図から明らかなように、XeClエキシマレーザ531のレーザビーム531aだけを照射した場合

(R)よりも、Arレーザ532のレーザビーム532aを併せて照射した場合(P)の方が、ラマン散乱強度が大きく、結晶性の優れていることが確認された。

【0320】また、アモルファスシリコン薄膜522が形成されたガラス基板521を例えば3mm/secの速度で移動させながら、アモルファスシリコン薄膜522の全域に同様にレーザビーム531a、532aを照射し、形成されたポリシリコン薄膜523の複数の領域についてラマン散乱測定を行って結晶化の分布を調べたところ、非常に均一性の高いことが確認された。

【0321】なお、結晶化の均一性を高くするためには、前記のようにレーザビーム532aの照射領域532bが、レーザビーム531aの照射領域531bを含む、より広い領域であることが好ましい。

【0322】(実施の形態5-2) 上記実施の形態5-1のArレーザ532に代えて、図46に示すように、例えば波長が4μmの赤外線ランプ534を用いてもよい。すなわち、ガラス基板521は、例えば図47に示すような透過率特性を有し、赤外線ランプ534から発せられる赤外線534aは、アモルファスシリコン薄膜522を透過して、大部分がガラス基板521に吸収される。そこで、XeClエキシマレーザ531のレーザビーム531aを照射すると、実施の形態5-1と同様に、レーザビーム531aによって、主としてアモルファスシリコン薄膜522が加熱される一方、赤外線ランプ534の赤外線534aによって、主としてガラス基板521が加熱される。それゆえ、レーザビーム531aおよび赤外線534aの照射終了後、アモルファスシリコン薄膜522は徐冷され、結晶成長が促進されて、結晶粒の大きいポリシリコン薄膜523が形成される。

【0323】上記のように赤外線ランプ534を用いることを除いて実施の形態5-1と同様の条件により形成されたポリシリコン薄膜523について、ラマン散乱測定を行った測定結果を図45に記号Qで示す。同図から

明らかなように、やはり、XeClエキシマレーザ531のレーザビーム531aだけを照射した場合(R)よりも、ラマン散乱強度が大きく、結晶性の優れていることが確認された。

【0324】また、結晶粒の均一性も、実施の形態5-1と同様に高いことが確認された。

【0325】なお、上記赤外線534aに加えて、さらに、実施の形態5-1と同様に、Arレーザ532のレーザビーム532aも照射するようにしてもよい。また、赤外線534aも、実施の形態5-1と同様にハーフミラーを用いるなどして、アモルファスシリコン薄膜522に垂直に照射されるようにしてもよい。

【0326】(実施の形態5-3) 本発明の実施の形態5-3について、図48ないし図50に基づいて説明する。

【0327】まず、図48に示すように、ガラス基板521に、誘導結合プラズマCVD装置によって、前駆体半導体薄膜としての微結晶シリコン薄膜524を形成する。詳しくは、例えば、反応ガスとしてモノシランガス(SiH₄)と水素ガスとを2:3の割合で混合した混合ガスを用い、基板温度(反応温度)が350℃~530℃、圧力が数mTorrの反応条件で、膜厚が85nmの微結晶シリコン薄膜524を形成する。なお、微結晶シリコン薄膜524に代えて、実施の形態5-1と同様にアモルファスシリコン薄膜522を形成してもよい。また、プラズマCVD装置に代えて、LP(Low Power)CVD装置やスパッタ装置等を用いるなどしてもよい。

【0328】次に、上記微結晶シリコン薄膜524が形成されたガラス基板521を400℃~500℃で30分以上熱処理し、微結晶シリコン薄膜524中の水素を放出させる脱水素処理を行う。すなわち、後述するレーザアニール時において、微結晶シリコン薄膜524中に取り込まれた水素が急激に放出されて微結晶シリコン薄膜524に損傷が生じるのを防止するようにする。

【0329】次に、レーザアニールを行う。すなわち、図49に示すように、石英板による照射窓541aが形成されたチャンバ541内に上記ガラス基板521を設置し、XeClエキシマレーザ531のレーザビーム531a、および白熱ランプ542の白熱光542aを照射して、微結晶シリコン薄膜524を結晶化させてポリシリコン薄膜523を形成する。より詳しくは、上記レーザビーム531aは、パルス幅が数10nsのパルス発振、波長が308nm、照射エネルギーが350mJ/cm²、照射回数は10回である。また、レーザビーム531aは、レーザ光減衰器543、ホモジナイザ(レーザ光均一化装置)544、および反射鏡545を介して照射される。一方、白熱光542aは、微結晶シリコン薄膜524が400℃程度に加熱されるように照射する。

【0330】さらに、上記ポリシリコン薄膜523を水素プラズマ雰囲気中で350℃以上に加熱することにより、ポリシリコン薄膜523中の切断された結合手を水素で終端する水素化処理を行う。

【0331】上記のようにして形成されたポリシリコン薄膜523の結晶粒径をSEMおよびTEMを用いて測定したところ、0.7μmであり、従来のポリシリコン膜での0.3μmに対して結晶粒径が増大していることが確認された。また、電界効果移動度は、従来の50cm²/V・secから、80cm²/V・secに増大し、さらに、ポリシリコン薄膜523の界面および膜中の合計の欠陥密度は、1.3×10¹²cm⁻²eV⁻¹から、1.0×10¹²cm⁻²eV⁻¹に減少した。すなわち、レーザビーム531aの照射時に白熱ランプ542による加熱を併用することによって、ポリシリコン薄膜523の結晶粒径の増大、および膜質の向上がなされる。

【0332】なお、レーザビーム531aの照射条件を種々に変更して実験したところ、照射エネルギーが200mJ/cm²以上で結晶化が生じ、500mJ/cm²以上では微結晶シリコンが消失する。また、300mJ/cm²以上、450mJ/cm²以下の範囲では、結晶成長が十分に行われ、結晶粒径が大きくなる。また、照射回数が5回以上で、結晶欠陥の発生が抑制され、結晶性が向上する。

【0333】次に、所定の絶縁膜や導電膜の成膜処理、エッチングによるパターニング、イオン注入などを行うことにより、薄膜トランジスタ(TFT)を形成する。なお、ポリシリコン薄膜523のパターニングはレーザアニールの前に行ってもよい。

【0334】上記のようにして形成されたTFTのゲート電圧(V_g)ードレイン電流(I_d)特性を計測したところ、図50に示すように、従来のTFTに比べて、ゲート電圧に対するドレイン電流の立ち上がりが急になり、サブスレッショルド特性の向上したことが確認され、閾値電圧も低下した。

【0335】なお、上記のようにレーザビーム531aの照射と同時に白熱光542aを照射せずに、例えば図51に示すように、水平方向に移動可能な基板ステージ535にガラス基板521を載置し、同図に矢印Aで示す方向に移動させながら、微結晶シリコン薄膜524におけるレーザビーム531aの照射領域よりも移動方向前方側に白熱光542aを照射することにより、レーザビーム531aによる加熱に先立って白熱光542aによる加熱を行うようにしても、同様の効果は得られる。

【0336】(実施の形態5-4)本発明の実施の形態5-4のTFTについて、図52および図50に基づいて説明する。

【0337】まず、図52に示すように、ガラス基板521に、プラズマCVD法を用いて、アモルファスシリ

コン薄膜522を形成する。詳しくは、例えば反応ガスとしてモノシランガス(SiH₄)と水素ガスとの混合ガスを用い、基板温度が180℃~300℃、圧力が0.8Torrの反応条件で、膜厚が85nmのアモルファスシリコン薄膜522を形成する。

【0338】次に、実施の形態5-3と同様に、上記アモルファスシリコン薄膜522が形成されたガラス基板521に脱水素処理を行う。

【0339】次に、ガラス基板521を図52に矢印Aで示す方向に移動させながら、XeClエキシマレーザ531のレーザビーム531a、およびエキシマランプ551のエキシマランプ光551aを照射し、アモルファスシリコン薄膜522を結晶化させてポリシリコン薄膜523を形成する。より詳しくは、上記レーザビーム531aは、照射エネルギーが350mJ/cm²で、アモルファスシリコン薄膜522における照射領域531bが500μm×70mmの帯状になるように照射する。また、ガラス基板521の移動に伴って、レーザビーム531aの各パルスの照射領域531bが90%ずつ重なるようにして、アモルファスシリコン薄膜522の全ての領域に、それぞれ10回ずつレーザビーム531aが照射されるようにする。一方、エキシマランプ光551aは、可視光から紫外光領域の光で、直接、および凹面反射鏡552を介して、上記レーザビーム531aの照射領域531bを含む5mm×70mmの照射領域551bに、アモルファスシリコン薄膜522が500℃程度に加熱されるように照射する。

【0340】さらに、実施の形態5-3と同様に、水素化処理を行う。

【0341】上記のようにして形成されたポリシリコン薄膜523の結晶粒径をSEMおよびTEMを用いて測定したところ、1μmであり、従来のポリシリコン膜での0.3μmに対して結晶粒径が増大していることが確認された。また、電界効果移動度は、従来の50cm²/V・secから、120cm²/V・secに増大し、さらに、ポリシリコン薄膜523の界面および膜中の合計の欠陥密度は、1.3×10¹²cm⁻²eV⁻¹から、1.1×10¹²cm⁻²eV⁻¹に減少した。すなわち、レーザビーム531aの照射時にエキシマランプ551による加熱を併用することによって、ポリシリコン薄膜523の結晶粒径の増大、および膜質の向上がなされる。

【0342】次に、実施の形態5-3と同様に、所定の絶縁膜や導電膜の成膜処理、エッチングによるパターニング、イオン注入などを行うことにより、TFTを形成する。

【0343】上記のようにして形成されたTFTのゲート電圧(V_g)ードレイン電流(I_d)特性を計測したところ、図50に示すように、やはり、従来のTFTに比べて、ゲート電圧に対するドレイン電流の立ち上がり

が急になり、サブスレッショルド特性が向上し、また、閾値電圧が5.0Vから4.2Vに減少したことが確認された。

【0344】(実施の形態5-5)本発明の実施の形態5-5について、図53および図50に基づいて説明する。

【0345】まず、実施の形態5-4と同様に、ガラス基板521にアモルファスシリコン薄膜522を形成し、脱水素処理を行う。

【0346】次に、図53に示すように、ガラス基板521を矢印Aで示す方向に移動させながら、XeClエキシマレーザ531のレーザビーム531a、およびエキシマランプ551のエキシマランプ光551aを照射するとともに、ヒータ561によって、ガラス基板521を底面側から加熱して、ポリシリコン薄膜523を形成する。すなわち、上記レーザビーム531a、およびエキシマランプ光551aの照射条件等は、実施の形態5-4と同じであるが、さらに、ヒータ561によってガラス基板521全体を450℃に加熱する点が実施の形態5-4と異なる。

【0347】さらに、実施の形態5-3と同様に、水素化処理を行う。

【0348】上記のようにして形成されたポリシリコン薄膜523の結晶粒径をSEMおよびTEMを用いて測定したところ、1.5μmであり、従来のポリシリコン膜での0.3μmに対して結晶粒径が増大していることが確認された。また、電界効果移動度は、従来の50cm²/V・secから、150cm²/V・secに増大し、さらに、ポリシリコン薄膜523の界面および膜中の合計の欠陥密度は、1.3×10¹²cm⁻²eV⁻¹から、8.7×10¹¹cm⁻²eV⁻¹に減少した。すなわち、レーザビーム531aの照射時に、エキシマランプ551、およびヒータ561による加熱を併用することによって、一層、ポリシリコン薄膜523の結晶粒径の増大、および膜質の向上がなされる。

【0349】また、実施の形態5-3と同様に、TFTを形成し、ゲート電圧(V_g)ードレイン電流(I_d)特性を計測したところ、図50に示すように、実施の形態5-4よりも、さらにゲート電圧に対するドレイン電流の立ち上がりが急になり、サブスレッショルド特性等の向上したことが確認された。

【0350】なお、ガラス基板521の温度を種々に設定して実験したところ、ガラス基板521の温度を300℃以上に加熱すれば結晶品質の向上効果が得られるが、600℃以上になると、ガラス基板521に歪みが生じ、TFT等の素子の作製が困難になる。

【0351】(実施の形態5-6)本発明の実施の形態5-6について、図54および図50に基づいて説明する。

【0352】まず、実施の形態5-4と同様に、ガラス

基板521にアモルファスシリコン薄膜522を形成し、脱水素処理を行う。

【0353】次に、図54に示すように、ガラス基板521を矢印Aで示す方向に移動させながら、KrFエキシマレーザ571のレーザビーム571a、およびエキシマランプ551のエキシマランプ光551aを照射するとともに、ヒータ561によって、ガラス基板521を底面側から加熱して、ポリシリコン薄膜523を形成する。ここで、実施の形態5-5と比べると、主として、上記エキシマランプ光551aがガラス基板521の真上から波長選択性反射板572を透過して照射される点、およびXeClエキシマレーザ531に代えてKrFエキシマレーザ571が用いられ、レーザビーム571aは、波長選択性反射板572を介して照射される点が異なる。また、エキシマランプ光551aは、レーザビーム571aの照射領域571bを含む5mm×100mmの照射領域551bに照射される。その他の加熱条件等は実施の形態5-5と同様である。

【0354】上記波長選択性反射板572は、280nmよりも短い波長の光を反射する一方、280nmよりも長い波長の光を透過させるものが用いられる。そこで、KrFが放電に用いられるKrFエキシマレーザ571のレーザビーム571a(波長が248nm)は、波長選択性反射板572に反射されてアモルファスシリコン薄膜522にほぼ垂直に照射されるとともに、可視光から紫外光領域のエキシマランプ光551aは、波長選択性反射板572を透過してアモルファスシリコン薄膜522にほぼ垂直に照射される。

【0355】さらに、実施の形態5-3と同様に、水素化処理を行う。

【0356】上記のように、レーザビーム571aおよびエキシマランプ光551aがアモルファスシリコン薄膜522に垂直に照射されて形成されたポリシリコン薄膜523の結晶粒径、電界効果移動度、および欠陥密度は、それぞれ実施の形態5-5と同じく、1.5μm、150cm²/V・sec、および8.7×10¹¹cm⁻²eV⁻¹であったが、ポリシリコン薄膜523の各領域における結晶粒径や電界効果移動度のばらつきは一層少なく、ポリシリコン薄膜523の全面にわたって、ほぼ均一な特性が得られた。

【0357】また、実施の形態5-3と同様に、TFTを形成し、ゲート電圧(V_g)ードレイン電流(I_d)特性を計測したところ、図50に示すように、実施の形態5-5と同じ特性が得られた。

【0358】なお、波長選択性反射板572によるレーザビーム等の波長に応じた選択的反射・透過は、上記のようにKrFエキシマレーザ571を用いることによって容易に行わせることができるが、これに限らず、XeBr、KrCl、ArF、ArClなどを使用した短波長レーザを用いてもよい。

【0359】（実施の形態5-7）本発明の実施の形態5-7について、図54ないし図56、および図50に基づいて説明する。

【0360】この実施の形態5-7においては、実施の形態5-6と比べて、エキシマランプ光551aの照射領域551bが5mm×70mmの領域である点と、エキシマランプ551によるアモルファスシリコン薄膜522の加熱温度を種々に設定している点が異なり、その他の加熱条件等は実施の形態5-6と同様である。すなわち、図54におけるエキシマランプ光551aの照射強度を調整し、アモルファスシリコン薄膜522の加熱温度を室温から1200℃までの範囲で種々に設定して、ポリシリコン薄膜523を形成し、ポリシリコン薄膜523の結晶粒径、および電界効果移動度を測定した。

【0361】ポリシリコン薄膜523の結晶粒径は、図55に示すように、アモルファスシリコン薄膜522を約300℃以上に加熱すると、その加熱温度に応じて大きくなり、1000℃の場合に、最大の5μm以上になる。1000℃を越えると、ガラス基板521の表面が一部熔融し、結晶成長が妨げられるため、結晶粒径は小さくなる。

【0362】また、ポリシリコン薄膜523の電界効果移動度は、図56に示すように、やはりアモルファスシリコン薄膜522を約300℃以上に加熱すると、その加熱温度に応じて大きくなり、1000℃の場合に、最大の $450\text{ cm}^2/\text{V} \cdot \text{sec}$ になるとともに、1000℃を越えると小さくなる。

【0363】すなわち、レーザビーム571aの照射に加えて、ヒータ561によってガラス基板521を加熱するとともに、エキシマランプ光551aの照射によって、アモルファスシリコン薄膜522を600℃～1100℃の範囲で加熱することにより、特に、ポリシリコン薄膜523の結晶粒径の拡大および膜質の向上効果が得られる。

【0364】また、上記ポリシリコン薄膜523に対して、実施の形態5-3と同様に、TFTを形成し、ゲート電圧（Vg）-ドレイン電流（Id）特性を計測したところ、例えばアモルファスシリコン薄膜522の加熱温度が600℃の場合の例を図50に示すように、実施の形態5-5、5-6よりも、さらに良好なTFT特性が得られた。

【0365】（実施の形態5-8）本発明の実施の形態5-8について、図57、図58、および図50に基づいて説明する。

【0366】この実施の形態5-8においては、前記実施の形態5-7と比べて、主として、エキシマランプ551に代えてパルス発光するXeフラッシュランプ581が用いられる点異なる。

【0367】より詳しくは、図57に示すように、実施

の形態5-7と同様のKrFエキシマレーザ571のレーザビーム571aは、アモルファスシリコン薄膜522における照射領域571bが500μm×200mmの帯状になるように照射する。一方、Xeフラッシュランプ581から発せられる可視光から紫外光領域のXeフラッシュランプ光581aは、上記レーザビーム571aの照射領域571bを含む5mm×200mmの照射領域581bに、アモルファスシリコン薄膜522が1000℃程度に加熱されるように照射する。また、このXeフラッシュランプ光581aは、図58に示すように、レーザビーム571aの照射パルスと同期して、その照射パルスの前後にわたる幅のパルスとして照射する。また、レーザビーム571aの照射パルスは、その照射周期の2/3以下のパルス幅になるように照射する。上記以外の加熱条件等は実施の形態5-7と同様である。

【0368】上記のようにして形成されたポリシリコン薄膜523の結晶粒径、および電界効果移動度は、それぞれ実施の形態5-7においてアモルファスシリコン薄膜522を1000℃に加熱した場合とほぼ同等であったが、実施の形態5-7においてはガラス基板521に多少の歪みが生じたのに対し、本実施の形態5-8では歪みは生じず、より確実に適正な半導体回路を形成することなどが容易になる。しかも、Xeフラッシュランプ581の加熱効率が高く、一度に大きな面積を加熱することができるため、生産性を容易に向上させることができる。

【0369】また、実施の形態5-3と同様に、TFTを形成し、ゲート電圧（Vg）-ドレイン電流（Id）特性を計測したところ、図50に示すように、実施の形態5-7よりも、さらに良好なTFT特性が得られた。

【0370】（実施の形態5-9）本発明の実施の形態5-9について、図59、および図50に基づいて説明する。

【0371】この実施の形態5-9においては、図59に示すように、実施の形態5-8と同様のKrFエキシマレーザ571から発せられるレーザビーム571aが、波長選択性反射板572により反射されて、アモルファスシリコン薄膜522における500μm×200mm程度の帯状の照射領域571bに照射されるとともに、YAGレーザから発せられたレーザビームをKTP結晶を用いて2分の1波長に変換するYAGレーザ装置591からのレーザビーム591aが、反射板592により反射されて、アモルファスシリコン薄膜522における5mm×200mmの照射領域591bに照射される。上記のように、波長選択性反射板572および反射板592によって、レーザビーム571aおよびレーザビーム591aは、アモルファスシリコン薄膜522に垂直に入射する。また、レーザビーム571aおよびレーザビーム591aの照射タイミング、およびパルス、

幅、レーザビーム571aの照射エネルギー、並びにヒータ561によるガラス基板521の加熱温度等は、実施の形態5-8と同様である。

【0372】上記YAGレーザ装置591のレーザビーム591aによるアモルファスシリコン薄膜522の加熱温度を室温から1200℃の範囲で種々に設定してポリシリコン薄膜523を形成し、結晶粒径、および電界効果移動度を測定したところ、アモルファスシリコン薄膜522の加熱温度が1100℃の場合に、それぞれ最大の $5.5\mu\text{m}$ 、および $600\text{cm}^2/\text{V}\cdot\text{sec}$ になった。すなわち、YAGレーザ装置591を予備加熱に用いたことにより、アモルファスシリコン薄膜522を比較的高温に加熱しても、ガラス基板521が歪んだり、熔融してポリシリコン薄膜523に不純物が混入したりすることがなく、実施の形態5-7でエキシマランプ551によってアモルファスシリコン薄膜522を加熱した場合よりも、さらに良好な結晶性のポリシリコン薄膜523が得られた。ただし、アモルファスシリコン薄膜522を1200℃まで加熱した場合には、結晶粒径、および電界効果移動度が、何れも低下した。これは、YAGレーザ装置591による予備加熱時に既に微結晶シリコンが形成され、これがKrFエキシマレーザ571による結晶成長に悪影響を与えているからである。

【0373】また、実施の形態5-3と同様に、TFTを形成し、ゲート電圧(V_g)ードレイン電流(I_d)特性を計測したところ、図50に示すように、実施の形態5-8よりも、さらに良好なTFT特性が得られた。

【0374】なお、予備加熱用のレーザ装置としては、上記のようにYAGレーザ装置591に限らず、例えばXeClエキシマレーザなどのパルスレーザを用いても、KrFエキシマレーザ571と異なる波長で、かつ、ガスの混合比等によって、KrFエキシマレーザ571よりも長いパルス幅で、さらに、例えば図58に示すタイミングで照射すれば、同様の効果が得られる。さらに、Arレーザ等の連続発振のレーザ装置を用いてもよい。

【0375】なお、上記各実施の形態においては、半導体としてシリコン(Si)を用いた例を示したが、これに限らず、例えば、ゲルマニウム(Ge)や、ガリウムヒ素(GaAs)等のIII-V族半導体、亜鉛セレン(ZnSe)等のII-VI族半導体などを用いても、加熱温度等の条件は必ずしも同一でないが、同様の効果が得られることは確認されている。さらに、シリコン炭素(SiC)やシリコンゲルマニウム(SiGe)などを用いてもよい。

【0376】また、アモルファスシリコン薄膜522へのレーザビーム531aの照射等は、ガラス基板521側から行ったり、アモルファスシリコン薄膜522側およびガラス基板521側の両方から行うようにするなど

してもよい。

【0377】また、ガラス基板521に代えて、石英、またはプラスチックなどの有機材料等の基板を用いたり、導電性の基板の表面に絶縁膜が形成されたものを用いるなどしてもよい。

【0378】また、予備加熱のためのレーザビーム532a等は、アモルファスシリコン薄膜522の全ての領域に対して照射せず、高いTFT特性が必要な領域についてだけ照射し、他の領域については、従来と同様に、結晶化用のためのレーザビーム531a等だけを照射するようにしてもよい。

【0379】(実施の形態6-1)以下、半導体素子としての薄膜トランジスタが液晶表示装置に適用される例を説明する。

【0380】アクティブマトリクス型の液晶表示装置においては、画像表示領域に設けられる薄膜トランジスタは、表示画像のむらを低減するために、トランジスタ特性の均一性を高くする必要がある一方、画像表示領域の周辺部に配置される駆動回路(ドライバ回路)に用いられる薄膜トランジスタは、高い応答性が必要とされる。しかしながら、特性の均一性と高い応答性を両立することは、種々の結晶成長方法等が検討されているにもかかわらず容易ではない。そこで、本実施の形態においては、基板上に形成された半導体膜(非晶質シリコン層)の領域毎にレーザの照射方法を異ならせることにより、それぞれの領域に必要とされる特性が得られるようにしている。すなわち、基板の全面、または画像表示領域のみに対して第1のレーザ光照射を行った後、駆動回路部領域に対して上記第1のレーザ光照射よりも高いエネルギー密度で第2のレーザ光照射を行っている。以下、レーザアニール装置及びレーザアニール方法について図面を参照しながら具体的に説明する。

【0381】この実施の形態で用いられるレーザアニール装置は、基本的には、前記図9で示した従来の装置と同様の構成を有したものをを用いることができる。図9において、151はレーザ発振器、152は反射鏡、153は均一化装置、154は窓、155は非晶質シリコン層が形成された基板、156はステージ、157は制御装置を示している。そして、非晶質シリコン層のレーザアニールの際には、レーザ発振器151から発振したレーザ光を反射鏡152によって均一化装置153に導き、エネルギーの均一な所定の形に整形されたレーザビームを窓154を通して処理室内のステージ156に固定された基板155に照射するようになっている。ただし、制御装置157は、基板155における所定の領域ごとに限定してレーザ光を照射し得るとともに、各領域で照射条件を異ならせるように、制御できるようになっている。

【0382】上記レーザアニール装置を用い、まず、均一化装置153を通してビーム断面形状が線状(例えば

幅が $300\mu\text{m}$ 、長さが 10cm に整形されたレーザー光を、エネルギー密度が $280\text{mJ}/\text{cm}^2$ になるように、基板155を動かしながら、照射領域を部分的に重ね合わせつつ基板155の全面に照射する第1のレーザー光照射を行う（線状のレーザー光を用いた走査照射）。なお、このレーザー光の照射は、図60に示す画像表示領域155aだけに対して行ってもよい。次に、上記よりも高い $400\text{mJ}/\text{cm}^2$ のエネルギー密度で、駆動回路部領域155b、155cにレーザー光を照射する第2のレーザー光照射を行う（線状のレーザー光を用いた走査照射）。

【0383】ここで、上記基板155としては、例えばガラス基板上にプラズマCVDにより 500\AA の膜厚で非晶質シリコン層を形成した後、 450°C で1時間の脱水素処理を行ったものを用いた。また、レーザー光は、例えば 25ns のパルス幅で、 300Hz のインターバルで発振するものを用い、基板155を所定の速度で移動させながら、相対的にレーザー光の走査を行った。さらに、第2のレーザー光照射では、図61に示すように、照射領域が $30\mu\text{m}$ ずつ重ね合わさるように（オーバーラップ率が10%）走査した。この場合、レーザー光が重ねて照射された継ぎ目の領域と、そうでない領域とで移動度等の特性にムラが生じるが、同図に示すように、TFT610などを継ぎ目にかからないように形成し、継ぎ目部分は配線パターンなどに使用すれば、TFT特性などのばらつきを小さくすることが容易になる。また、第2のレーザー光照射では、線状のビーム方向を基板155の各辺に平行な方向（図60の駆動回路部領域155b、155c内に実線で示す方向）にして、各辺に垂直な方向に走査すれば、照射に要する合計の時間を短くすることができる。このためには、基板155が固定されているステージを 90° 回転させてレーザー照射を行えばよい（レーザー光の線状のビーム方向を 90° 回転させてもよいが、これは一般に困難である。）。

【0384】上記第1のレーザー光照射により、画像表示領域155aに必要とされる半導体膜特性の均一性が保たれるように結晶化が行われる一方、第2のレーザー光照射により、駆動回路部領域155b、155cでは、高い電界効果移動度を得ることができる。すなわち、本発明者らが種々の照射条件でレーザー光の照射を行ったところ、 $300\text{mJ}/\text{cm}^2$ 以上のエネルギー密度で走査照射を行うと、各走査での照射領域の継ぎ目の部分で電界効果移動度のムラが発生しやすくなることが判明した。そこで、上記のように多結晶シリコンの特性における面内の均一性が求められる画像表示領域155aにおいては、 $300\text{mJ}/\text{cm}^2$ よりも低いエネルギー密度でレーザー光を照射する一方、画素部領域よりも面積が小さく、高い電界効果移動度などの特性が必要な駆動回路部領域155b、155cにおいては、 $300\text{mJ}/\text{cm}^2$ よりも高いエネルギー密度でレーザー光を照射すること

により、膜特性の均一性と向上とを両立させなくても、画像表示領域155aと駆動回路部領域155b、155cとで、それぞれのニーズに合った、特性の互いに異なる多結晶シリコン層を形成することができる。

【0385】（実施の形態6-2）薄膜トランジスタが液晶表示装置に適用される他の例を説明する。

【0386】この例では、第1のレーザー光照射の際には、ビーム断面形状が前記実施の形態6-1と同じく線状であるのに対して、第2のレーザー光照射の際には、ビーム断面形状が角状である点が異なる。

【0387】この実施の形態で用いられるレーザーアニール装置は、図9の装置と比べて、図62に示すように、均一化装置153に代えて、レーザー光のビーム断面形状を線状に整形する均一化装置A621と、角状（例えば 1cm 角）に整形する均一化装置B622とを備えている点異なる。（なお、図9と同じ構成要素については同一の符号を付して説明を省略する。）上記レーザーアニール装置を用いて、まず図62（a）に示すように、均一化装置A621を通して、基板155の全面または画像表示領域155aのみにに対して、均一性の保たれるエネルギー密度 $280\text{mJ}/\text{cm}^2$ で線状のレーザー光によりレーザーアニールを行う（線状のレーザー光を用いた走査照射）。その後、図62（b）に示すように均一化装置B622を用い、図63に示すように、駆動回路部領域155b、155cの各照射領域631、632に対して、エネルギー密度が $400\text{mJ}/\text{cm}^2$ の角状のレーザー光を照射する（角状のレーザー光を用いた走査照射）。

【0388】上記のように、第2のレーザー光照射の際のレーザー光を角状にする場合には、実施の形態6-1のように基板155を 90° 回転させることなく駆動回路部領域155b、155cのレーザーアニールをすることができる。したがって、実施の形態6-1と同様に画素部領域と駆動回路部領域で異なる特性を持つ多結晶シリコンを得ることができるとともに、装置や製造工程の簡素化を容易に図ることができる。

【0389】（実施の形態6-3）前記実施の形態6-2における第2のレーザー光照射を複数回行うようにしてもよい。すなわち6-2と同様に第2のレーザー光照射の際に、基板155を移動させず、図63に示すように駆動回路部領域155b、155cにおける、角型のレーザービーム形状に対応した各照射領域631、632ごとに、レーザー光の照射場所を固定して静止照射を行うようにしてもよく、各照射領域631、632は、例えばレーザー光が 1cm の角状であるのに対して、 $30\mu\text{m}$ 程度ずつ重なるようにすると、レーザー光が重ねて照射されていない領域における電界効果移動度を大幅に高くすることが容易にできるとともに、領域内での均一性も向上させることができる。ここで、上記のようにレーザー光のエネルギー密度が高い場合には、レーザー光が重ねて照射さ

れた領域と、そうでない領域とで移動度等の特性にムラが生じるが、駆動回路部領域155b, 155cでは、画像表示領域155aのような全領域にわたる一様な均一性は必ずしも必要ではない。すなわち、レーザショットの継ぎ目(レーザビーム端)に半導体膜のパターン(TFTパターン)が重ならないように駆動回路を形成して、継ぎ目部分は配線パターンなどに使用するようすればよい。つまり、多結晶シリコンの均一な特性を有する部分のみをTFTの形成等に使用すればよい。また、そのような重ねて照射される領域を使用しない場合でも、その面積は比較的小さいので、駆動回路部領域155b, 155cの使用効率はあまり低下しない。

【0390】また、レーザ光の照射は、各照射領域631, 632ごとに複数回(例えば30回など)行うことにより、一層膜特性を向上させることができる。ここで、静止照射回数と得られた多結晶シリコンの移動度との関係を図64に示す。同図から明らかなように、レーザの照射回数には適切な範囲が存在し、この範囲より照射回数が少なくなっても多くなっても移動度は減少する。静止照射のエネルギー密度を 400 mJ/cm^2 とした場合には、照射回数が50回以上、好ましくは80回から400回で高い電界効果移動度を有する多結晶シリコンを得ることができる。なお、上記のような駆動回路部領域に対してレーザ光の静止照射を行うことによる電界効果移動度の向上効果は、線状のレーザ光を用いる場合でも、角状の場合より少ないが、やはり得られる。

【0391】(実施の形態6-4)レーザ光の照射条件は、上記実施の形態6-1~6-3のように画像表示領域155aと駆動回路部領域155b, 155cとで異ならせるだけでなく、さらに多くの領域に分けて異ならせるようにし、駆動回路部領域内で特性の異なる多結晶シリコンを形成するなどしてもよい。すなわち、例えば実施の形態6-3での第2のレーザ光照射の際に、駆動回路部領域155b, 155cにおける、ラッチやシフトレジスタのトランスファークロークが形成される領域は、高い移動度が必要なので、高いエネルギー密度(例えば 400 mJ/cm^2)で照射し、他の部分は、ノイズや調整ばらつきの軽減による均一性やビームを広げて照射領域を大きくすることによる生産性の向上を優先させるために 330 mJ/cm^2 程度で照射するようにしてもよい。なお、照射条件の相違としては、照射回数を異ならせることなどでも、同様の効果が得られる。

【0392】(実施の形態6-5)レーザアニール装置のさらに多くの例を説明する。

【0393】このレーザアニール装置は、図9の装置に比べて、図65に示すように、窓154とステージ156との間に、レーザ光の透過率が部分的に異なるマスク部材641を備えている点が異なる。上記マスク部材641は、図66に示すように、基板155の画像表示領域155aに対応する減衰領域641aと、駆動回路部

領域155b, 155cに対応する透過領域641bとが形成されて構成されている。具体的には、例えば石英板に部分的にNDフィルタや誘電体多層膜などの光学薄膜等で覆うことにより、レーザ光の透過率を部分的に所定の大きさに設定し、画素部でのレーザ光照射エネルギー密度を低下させることができる。

【0394】上記のようなレーザアニール装置を用いることにより、例えば線状に整形されたレーザ光を基板全面に照射するために、レーザビームまたは、マスク部材641およびステージ156を動かすとともに、基板全面をエネルギー密度 400 mJ/cm^2 で照射すれば、画像表示領域155aに対しては前記実施の形態6-1等と同様に 280 mJ/cm^2 のエネルギー密度でレーザアニールすることができる。すなわち、画素部と駆動回路部で特性の異なる半導体膜を同時に形成することが可能になる。

【0395】なお、マスク部材641は、図65に示すように窓154や基板155と間を空けて配置するのに限らず、基板155に密着させることにより、レーザ光照射表面の平坦性を向上させたり、マスク部材641と窓154を同一体とするなどしてもよく、また、均一化装置153内に設けたり、さらに、レーザ光強度を減衰させるのではなく、屈折光学系などによりレーザ光強度を変化させるものを用いるなどしてもよい。

【0396】(実施の形態6-6)画像表示領域における均一性をさらに向上させることができるレーザアニール装置の例を説明する。

【0397】このレーザアニール装置は、図67に示すように、基板155の上方に、入射したレーザビームを散乱させる均一化光学素子651が設けられている。これにより、レーザビーム形状に回折等に起因して生じる光量むらを低減し、また、基板155からの反射光がレーザ発振器に戻ることによってレーザパルスが不安定になるのを防止することができる。

【0398】また、図68に示すように、散乱性領域652aと鏡面仕上げなどされた透過領域652bとを有する複合均一化光学素子652を用い、半導体層における高い均一性を有する領域と、高い結晶性を有する領域とを同時に形成し得るようにしてもよい。

【0399】なお、上記各実施の形態は、それぞれ上記のような効果を得ることができるが、作用が矛盾しない限り、各実施の形態の構成を組み合わせ、それぞれの作用による効果や相乗的な効果が得られるようにしてもよい。

【0400】

【発明の効果】本発明は、以上説明したような形態で実施され、以下に記載されるような効果を奏する。

【0401】すなわち、本発明によれば、トランジスタを作製すべき領域をより大きな粒径を有する多結晶シリコン薄膜とすることができ、電界効果移動度などのトラ

ンジスタ特性を大きく向上させることができ、例えば液晶表示装置等において大規模な駆動回路を内蔵化できるなどの効果がある。また、絶縁膜として、窒化珪素に酸素を添加した窒化酸化珪素薄膜を用いることで、膜中の水素含量の低下と応力の低減ができ、より安定なトランジスタを得ることが可能となる。また、結晶粒径や結晶方位が制御可能となると共に、結晶成長の過程にある結晶同士の干渉が防止され、十分な結晶粒径を得ることができる。また、本発明によれば、結晶核が周辺部に発生するタイミングは、従来に較べて早くなる結果、結晶成長が従来に較べて早く行われるようにすることもできる。

【0402】また、非単結晶質半導体層の少なくともチャネル領域に、結晶の成長方向をソース領域とドレイン領域の方向に制御する結晶成長方向制御空隙等の結晶成長方向制御領域を設ける本発明によると、ソース領域とドレイン領域とを結ぶ方向に長い大粒径の結晶粒が形成されるので、この方向における結晶粒界密度の小さい結晶質薄膜トランジスタが得られ、このような結晶質薄膜トランジスタは、電界効果移動度等のTFT特性に優れる。

【0403】また、光ビームの強度パターンを適当に調節する手段により、結晶粒の均一性と結晶化度の向上を図るので、このような本発明によると、他の回路に悪影響を与えることなく、基板上の限定された特定部分にのみにより高い電界効果移動度を有する結晶化領域を形成することができる。したがって、例えば画素トランジスタとこれよりも数十倍から数百倍高い移動度が要求される駆動回路とを同一基板上に一体的に形成することが可能である。また、CPU等を同一基板上に集積的に形成することも可能になるので、本発明によると、高性能、高集積度のAM-LCDなどを安価に提供できるという優れた効果が得られる。

【0404】また、前駆体半導体膜の吸収率が異なる少なくとも2種類のエネルギービームを照射することにより、前駆体半導体膜が、その厚さ方向にわたって加熱されるとともに、基板も加熱されるので、前駆体半導体膜は、徐冷されながら、結晶化する。それゆえ、結晶成長が促進され、比較的大きな結晶粒が形成されるとともに、結晶欠陥が減少し、半導体膜の電気的特性が向上するという効果を奏する。しかも、ヒータなどを用いる場合に比べて、短時間で基板を加熱することができるので、生産性を向上させることもできる。

【0405】また、基板面内に半導体膜の特性の高い領域と特性の均一性の高い領域の異なる特徴をもった複数の領域を形成することが可能であり、これにより、例えば周辺駆動回路を内蔵した液晶パネル用薄膜トランジスタアレイにおいて、回路部に必要な高い特性と画素部に必要な高い均一性を実現できる。

【図面の簡単な説明】

【図1】アモルファスシリコン薄膜の透過率特性を示すグラフ

【図2】従来の薄膜トランジスタ(TFT)の概略を示す平面図、断面図

【図3】従来のポリシリコン薄膜の製造方法を示す説明図

【図4】従来技術にかかる平坦な光強度分布をもった光ビームの強度パターンを示す図

【図5】従来技術における結晶化領域内の結晶化度の不均一性を示す模式図

【図6】図5のA-A線部分におけるラマン強度曲線を示す図

【図7】平坦な光強度分布をもった光ビームを用いた場合における結晶化の進行状況を説明するための説明図

【図8】従来方式によるレーザ光照射での多結晶化の原理を示す説明図

【図9】従来のレーザアニール装置の概略図

【図10】液晶ディスプレイのレーザアニール領域を示す説明図

【図11】結晶成長方向制御空隙を設けたa-Si膜における結晶成長方向を示す説明図

【図12】実施の形態1-1の多結晶化の原理を示す説明図

【図13】実施の形態1-1の多結晶シリコン薄膜の結晶化度合いを示すグラフ

【図14】実施の形態1-2のTFTの平面図、断面図

【図15】実施の形態1-3のTFTの平面図、断面図

【図16】実施の形態2-1のTFTの平面図、断面図

【図17】実施の形態2-2のTFTの平面図、断面図

【図18】実施の形態2-1のTFTの製造工程を示す説明図

【図19】実施の形態2-2のTFTの製造工程を示す説明図

【図20】実施の形態3-1のTFTの構成を示す平面図、断面図(図20(a)は平面図、図20(b)は図20(a)のA-A'断面図)

【図21】実施の形態3-1の図20(a)のB-B'断面図

【図22】実施の形態3-1のTFTの製造工程を示す説明図

【図23】実施の形態3-2のTFTの構成を示す平面図、断面図(図23(a)は平面図、図23(b)は図23(a)のC-C'断面図)

【図24】実施の形態3-2の図23(a)のD-D'断面図

【図25】実施の形態3-2のTFTの製造工程を示す説明図

【図26】実施の形態3-3のTFTの構成を示す平面図

【図27】実施の形態3-1~3の変形例の結晶成長方

向制御空隙を有するTFTの構成を示す平面図

【図28】実施の形態3-1~3の他の変形例の結晶成長方向制御空隙を有するTFTの構成を示す断面図

【図29】光強度勾配を有する光ビームを用いた場合における結晶化の進行状況を説明するための図

【図30】光強度勾配を有する光ビームを移動しながら照射した様子を模式的に表した図

【図31】光強度勾配を有する光ビームを作製するためのフィルタの光透過特性を示す図

【図32】相対的に光強度の強い部分と相対的に光強度の弱い部分とが平面的に交互に配列された光ビームを用いた場合における結晶化の進行状況を説明するための図

【図33】図32aに示した分布パターンを有する光ビームを移動しながら照射した様子を模式的に表した図

【図34】図32に示した光ビームを作製するためのフィルタの光透過特性を示す図

【図35】相対的に光強度の強い部分と相対的に光強度の弱い部分とが平面的に交互に配列された光ビームの他の態様における光強度分布パターンを示す図

【図36】図35に示す光強度分布パターンを光干渉により作り出す原理を示す模式図

【図37】図35の光ビームを用いた場合における結晶化の進行状況を説明するための図

【図38】明線部と暗線部が波動する動的な干渉パターンから光ビームの作製方法を説明するための模式図

【図39】光の干渉パターンが薄膜の厚み方向に形成された様子をを示す模式図

【図40】光照射により昇温した薄膜から周囲へ熱が流れていく様子を示す図

【図41】光照射時における雰囲気圧力及び照射回数と結晶化度（ラマン強度）との関係を示す図

【図42】エキシマレーザを用いて結晶化を行っている様子を示す模式図

【図43】レーザアニールにおける雰囲気圧力と結晶化度との関係を調べるための実験装置を示す図

【図44】実施の形態5-1のポリシリコン薄膜の製造方法を示す説明図

【図45】実施の形態5-1、2のポリシリコン薄膜のラマン散乱測定結果を示すグラフ

【図46】実施の形態5-2のポリシリコン薄膜の製造方法を示す説明図

【図47】ガラスの透過率特性を示すグラフ

【図48】実施の形態5-3の微結晶シリコン薄膜が形成されたガラス基板の構成を示す斜視図

【図49】実施の形態5-3のポリシリコン薄膜の製造方法を示す説明図

【図50】各実施の形態5-3~9のTFTの特性を示すグラフ

【図51】実施の形態5-3のポリシリコン薄膜の他の製造方法を示す説明図

【図52】実施の形態5-4のポリシリコン薄膜の製造方法を示す説明図

【図53】実施の形態5-5のポリシリコン薄膜の製造方法を示す説明図

【図54】実施の形態5-6、7のポリシリコン薄膜の製造方法を示す説明図

【図55】実施の形態5-7の加熱温度と結晶粒径との関係を示すグラフ

【図56】実施の形態5-7の加熱温度と電界効果移動度との関係を示すグラフ

【図57】実施の形態5-8のポリシリコン薄膜の製造方法を示す説明図

【図58】実施の形態5-8の照射タイミングを示す説明図

【図59】実施の形態5-9のポリシリコン薄膜の製造方法を示す説明図

【図60】実施の形態6-1における液晶ディスプレイのレーザ光の照射領域を示す説明図

【図61】実施の形態6-1におけるレーザ光の照射方法を示す説明図

【図62】実施の形態6-2におけるレーザアニール装置の概略図

【図63】実施の形態6-2、3におけるレーザ光の照射領域を示す説明図

【図64】実施の形態6-3におけるレーザ照射回数に対する移動度の依存性を示すグラフ

【図65】実施の形態6-5におけるレーザアニール装置の概略図

【図66】実施の形態6-5のマスク部材の構成を示す平面図

【図67】実施の形態6-6のレーザアニール方法を示す説明図

【図68】実施の形態6-6の他のレーザアニール方法を示す説明図

【符号の説明】

151 レーザ発振器

152 反射鏡

153 均一化装置

154 窓

155 基板

155a 画像表示領域

155b, 155c 駆動回路部領域

156 ステージ

157 制御装置

158 画像表示領域

159 周辺回路部

201 透明絶縁性基板

202 下層絶縁膜

203 上層絶縁膜

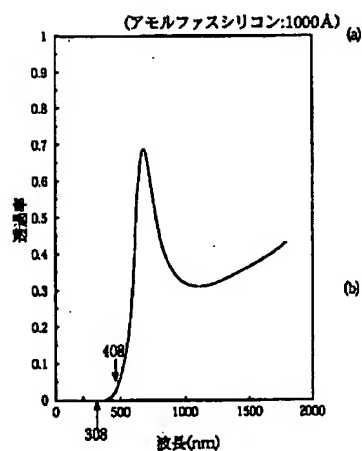
204 非晶質シリコン薄膜

205	ゲート絶縁膜	535	基板ステージ
206	ソース電極膜	541	チャンバ
207	ドレイン電極膜	541a	照射窓
208	ゲート電極膜	542	白熱ランプ
210	多結晶シリコン薄膜	542a	白熱光
210a	小結晶粒領域	543	レーザ光減衰器
210b	大結晶粒領域	544	ホモジナイザ (レーザ光均一化装置)
301	絶縁性基板	545	反射鏡
302	アンダーコート層	551	エキシマランプ
303	半導体層	551a	エキシマランプ光
303a	突起部	551b	照射領域
303d	ドレイン領域	552	凹面反射鏡
303s	ソース領域	561	ヒータ
304	第1の絶縁層	571	KrFエキシマレーザ
305	ゲート電極	571a	レーザビーム
306	第2の絶縁層	571b	照射領域
307d	ドレイン電極	572	波長選択性反射板
307s	ソース電極	581	フラッシュランプ
308	レジスト	581a	フラッシュランプ光
401	絶縁性基板	581b	照射領域
402	アンダーコート層	591	YAGレーザ装置
403	p-Si膜	591a	レーザビーム
403a	チャネル領域	591b	照射領域
403b	ソース領域	592	反射板
403c	ドレイン領域	607	制御装置
404	第1の絶縁膜	610	TFT
405	ゲート電極	621	均一化装置A
406	第2の絶縁膜	622	均一化装置B
407d	ドレイン電極	631, 632	照射領域
407s	ソース電極	641	マスク部材
408	コンタクトホール	641a	減衰領域
410	TFT	641b	透過領域
411	結晶成長方向制御空隙	651	均一化光学素子
413	a-Si膜	652	複合均一化光学素子
414	レジストマスク	652a	散乱性領域
420	TFT	652b	透過領域
421	早期結晶化領域	701	温度分布曲線
430	TFT	702	結晶化温度ライン
431	結晶成長方向制御空隙	703	薄膜断面
521	ガラス基板	704	結晶
522	アモルファスシリコン薄膜	711	照射面
523	ポリシリコン薄膜	712	照射面
524	微結晶シリコン薄膜	713	重複照射領域
531	エキシマレーザ	721	H領域
531a, 532a	レーザビーム	722	L領域
531b, 532b	照射領域	723	結晶化温度ライン
532	レーザ	724	結晶核
533	ハーフミラー	725	薄膜断面
534	赤外線ランプ	726	中央部付近
534a	赤外線	731	照射面位置

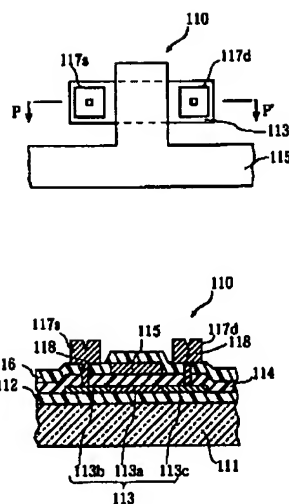
732 照射面位置
 733 重複照射領域
 801, 802 光ビーム
 901 曲線
 902 結晶化温度線
 903 結晶核
 1101 薄膜
 1102 下地層
 1103 ガラス基板
 1200 照射面
 1201 薄膜
 1202 下地層
 1203 基板
 1400 光ビーム照射装置
 1401 レーザ光発生器
 1402 ミラー
 1403 ビームホモジナイザー
 1404 領域
 1410 被照射体

1411 ガラス基板
 1412 非単結晶質シリコン膜
 1413 下地層
 1500 気密容器
 1501 窓
 1502 水素ガスボンベ
 1503 アモルファスシリコン層
 1510 レーザ照射装置
 1511 エキシマレーザ光発生器
 1512 ミラー
 1513 ビームホモジナイザー
 1701 境界
 1702 境界付近
 1703 斜線部
 1704 中央部
 1901 温度分布曲線
 1902 結晶化温度線
 1903 結晶核

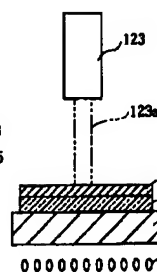
【図1】



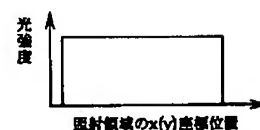
【図2】



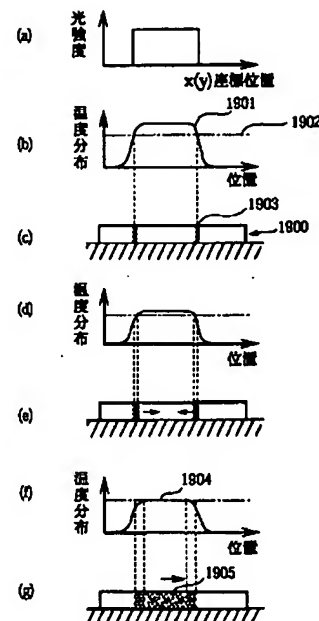
【図3】



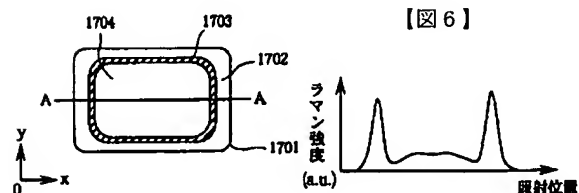
【図4】



【図7】

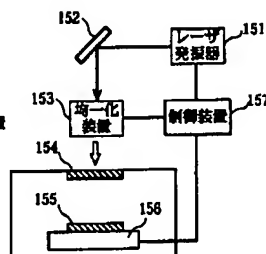


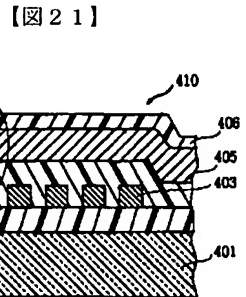
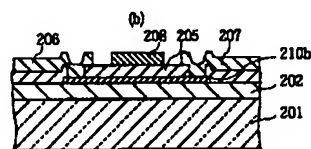
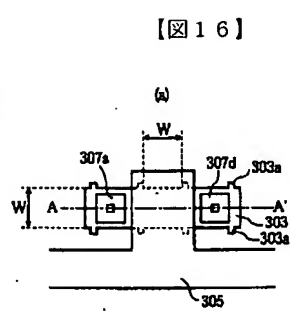
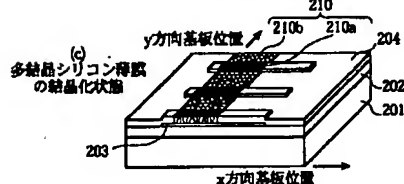
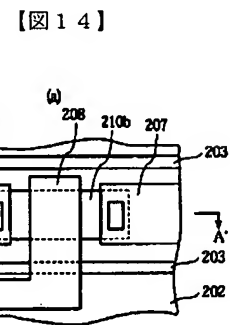
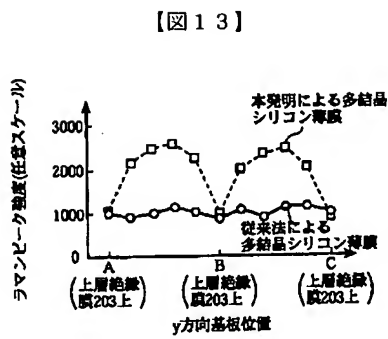
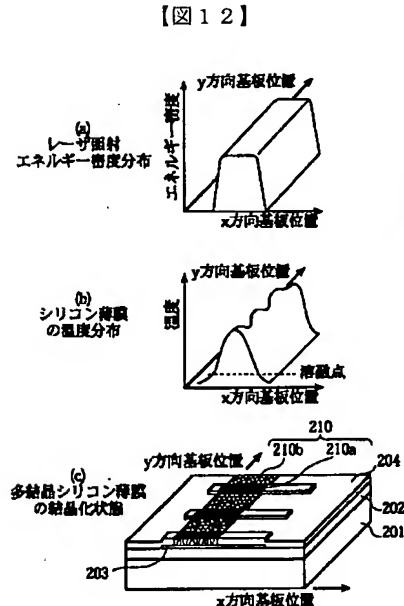
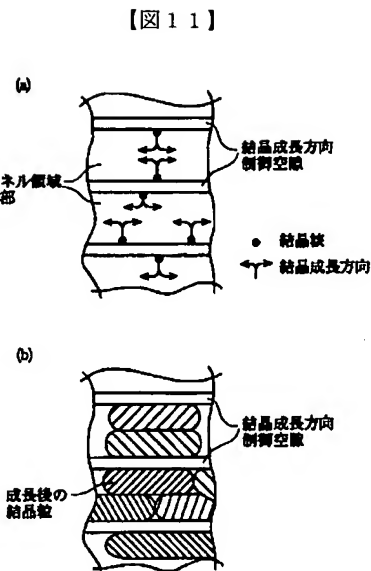
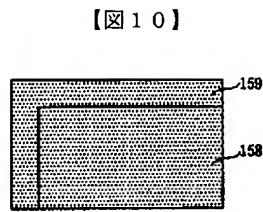
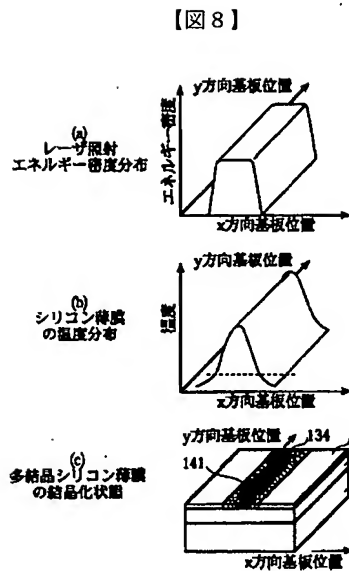
【図5】



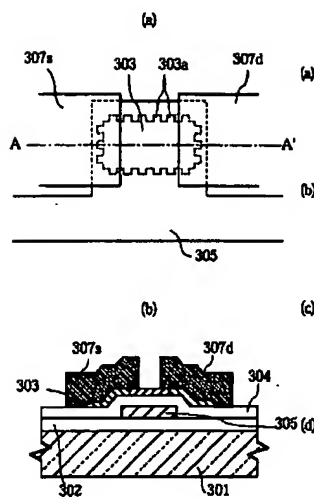
【図6】

【図9】

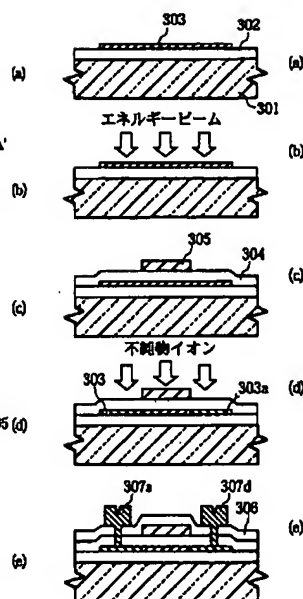




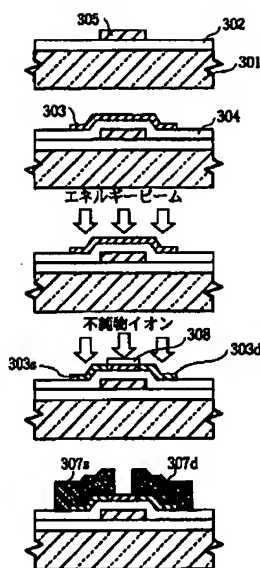
【図17】



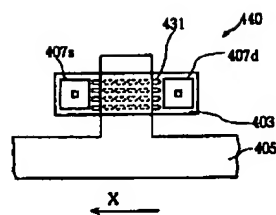
【図18】



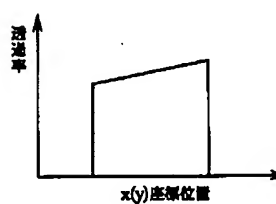
【図19】



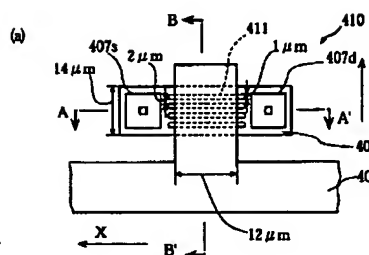
【図27】



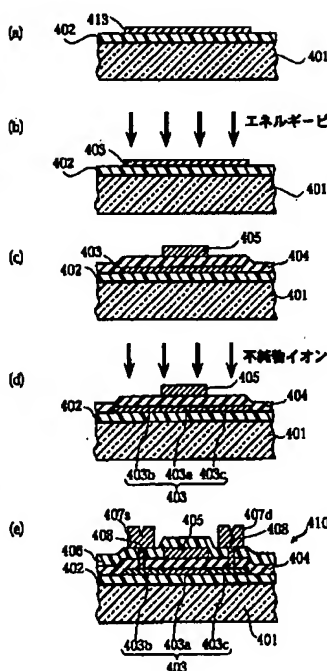
【図31】



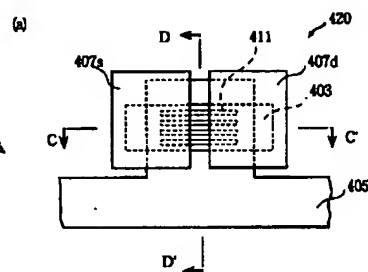
【図20】



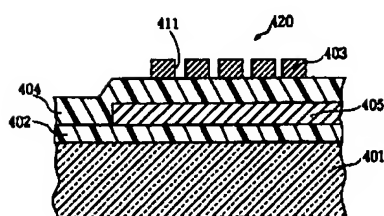
【図22】



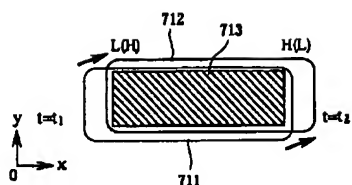
【図23】



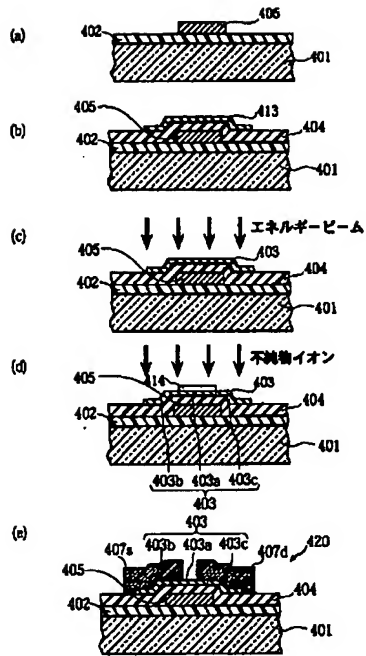
【図24】



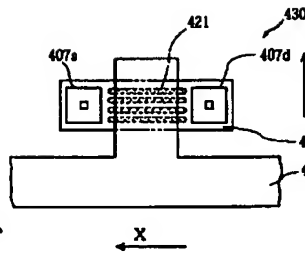
【図30】



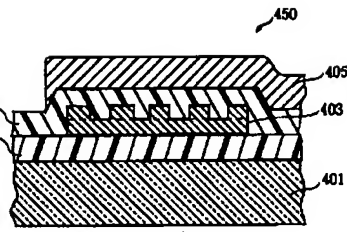
【図 2 5】



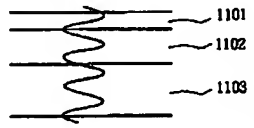
【図 2 6】



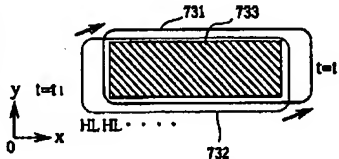
【図 2 8】



【図 3 9】



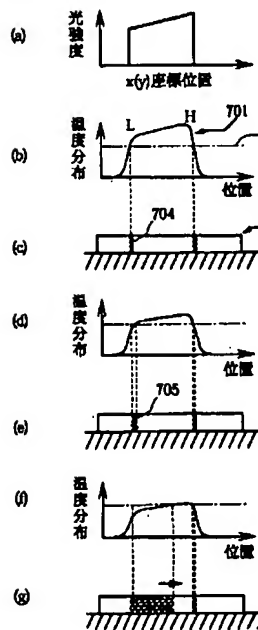
【図 3 3】



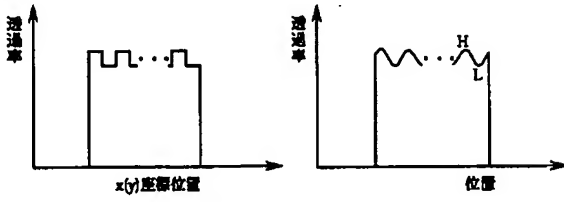
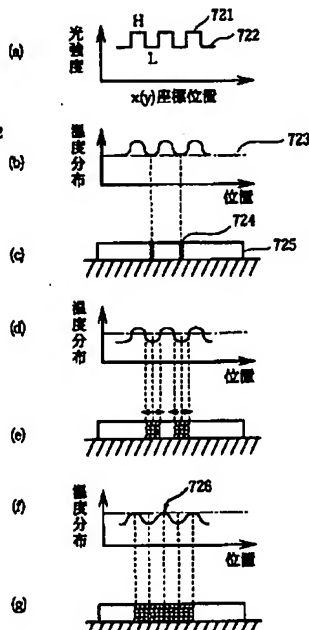
【図 3 4】

【図 3 5】

【図 2 9】

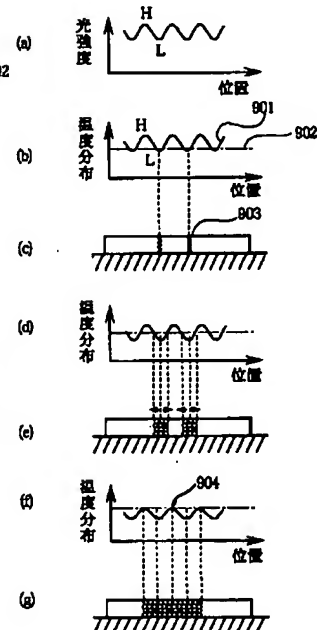


【図 3 2】

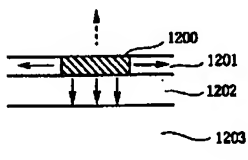


【図 3 6】

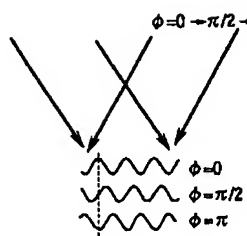
【図 3 7】



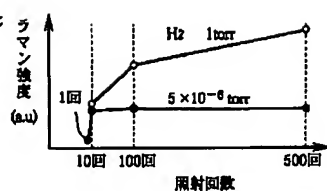
【図 4 0】



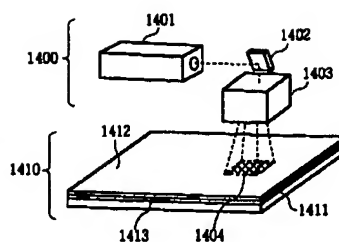
【図 3 8】



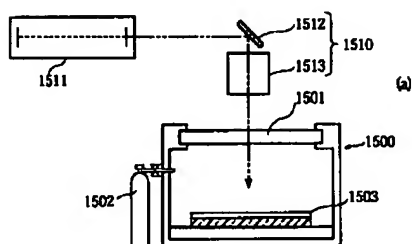
【図 4 1】



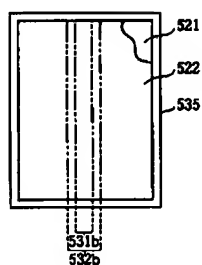
【図 4 2】



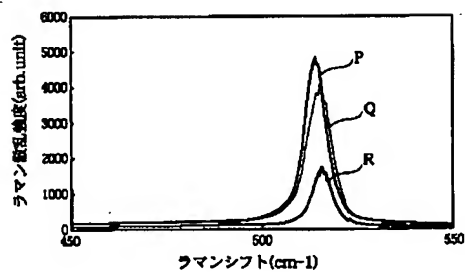
【図 4 3】



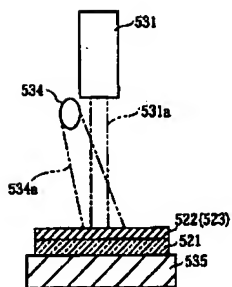
【図 4 4】



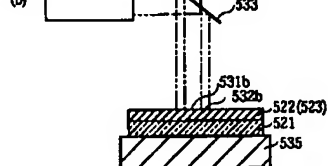
【図 4 5】



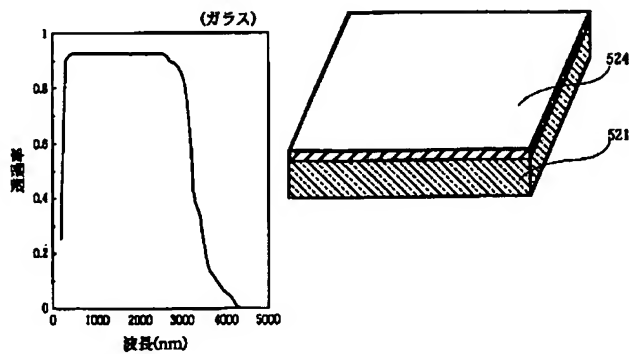
【図 4 6】



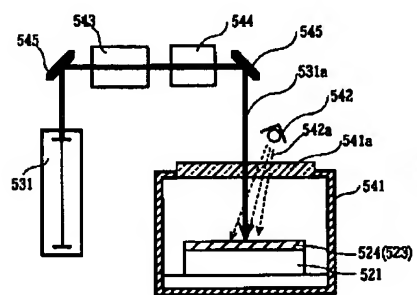
【図 4 7】



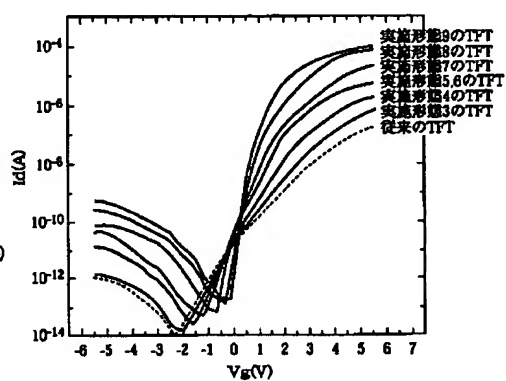
【図 4 8】



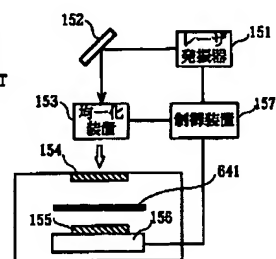
【图 49】



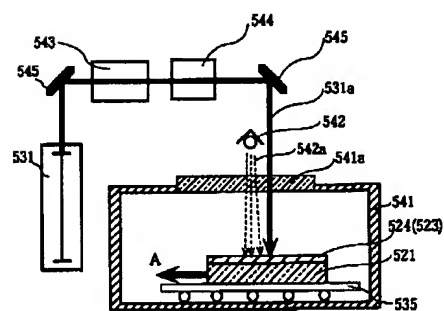
【図 50】



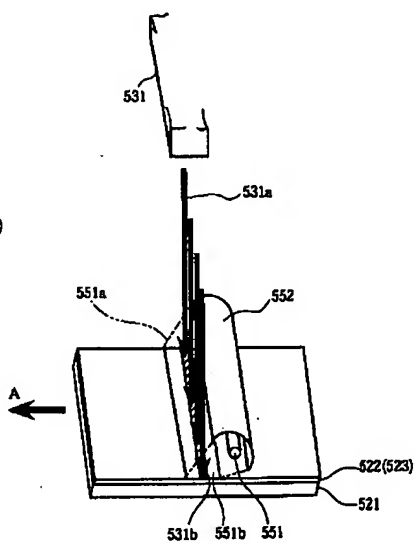
【図 6 5】



【図 5 1】



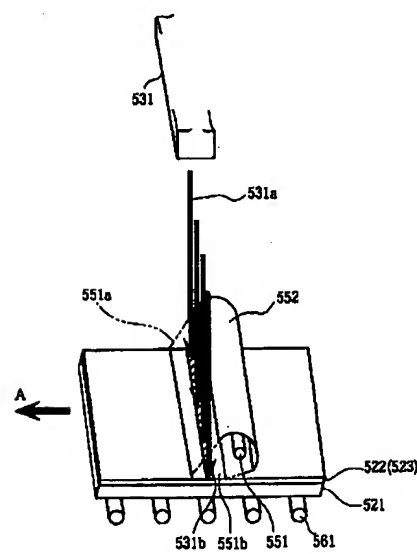
【図 5 2】



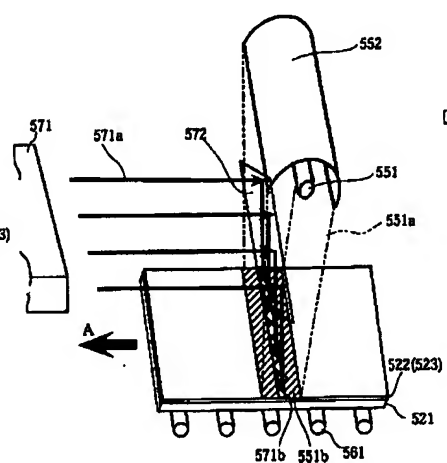
【図 60】



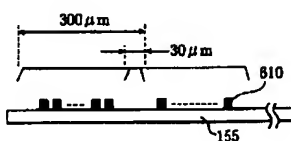
【图 5 3】



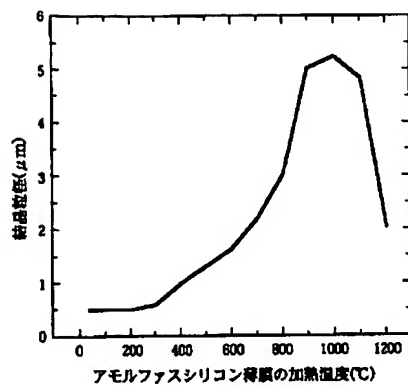
【図 5 4】



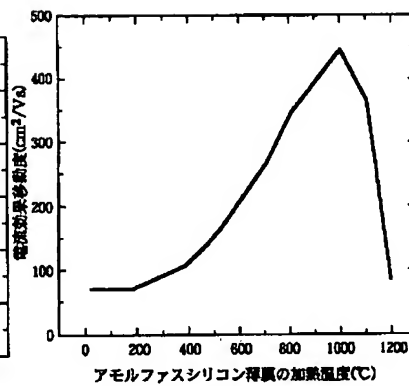
【図 6 1】



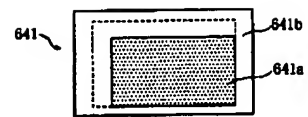
【図 55】



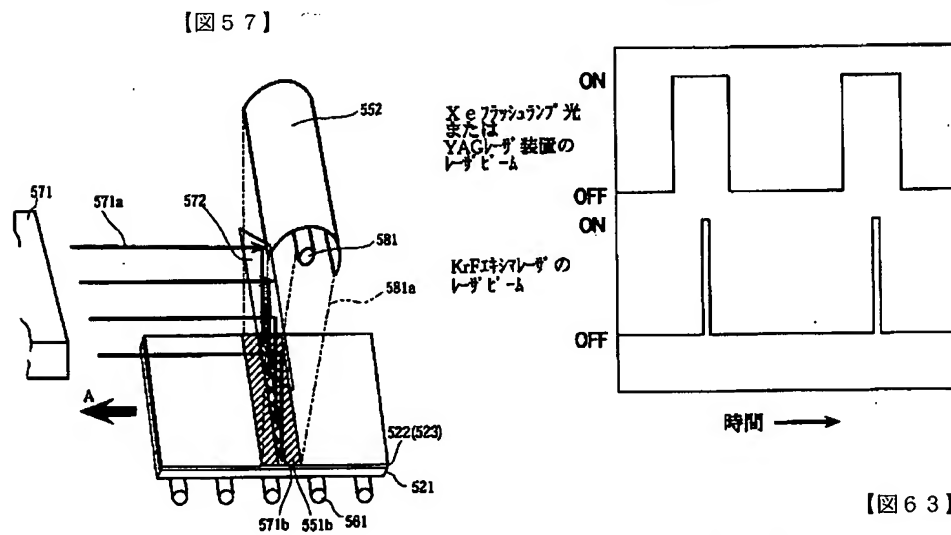
【図 56】



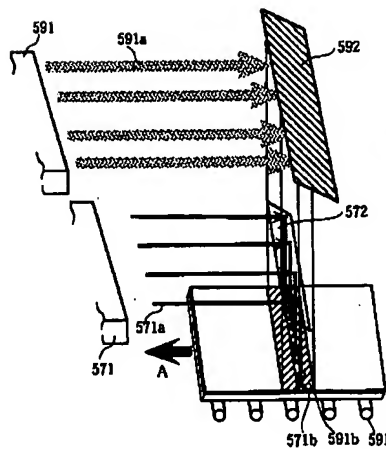
【図 66】



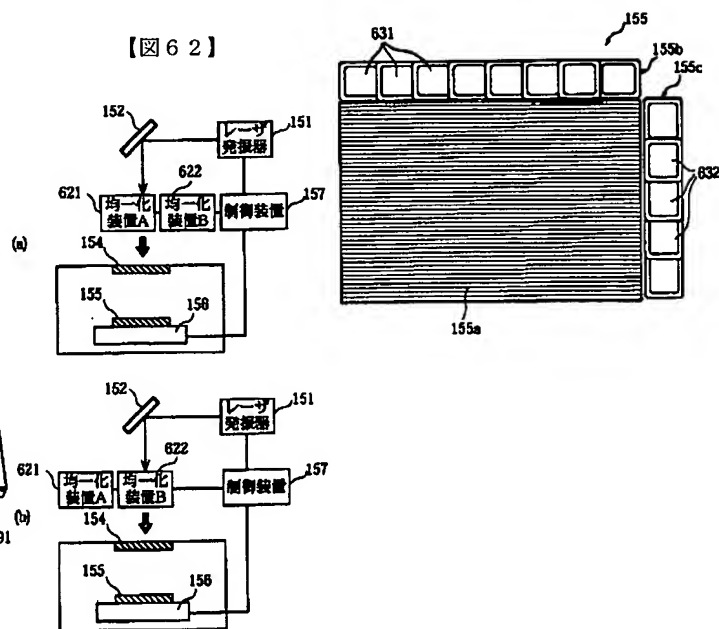
【図 58】



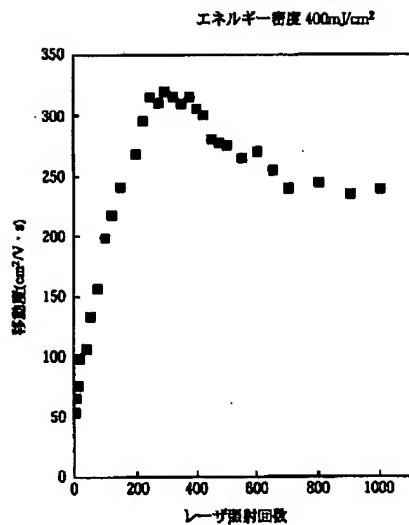
【図 59】



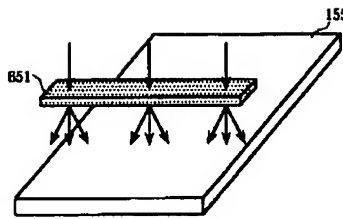
【図 62】



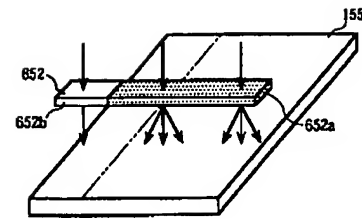
【図 6 4】



【図 6 7】



【図 6 8】



フロントページの続き

- (31) 優先権主張番号 特願平10-67993
 (32) 優先日 平成10年3月18日(1998. 3. 18)
 (33) 優先権主張国 日本(JP)
 (31) 優先権主張番号 特願平10-138318
 (32) 優先日 平成10年5月20日(1998. 5. 20)
 (33) 優先権主張国 日本(JP)
 (31) 優先権主張番号 特願平10-163130
 (32) 優先日 平成10年6月11日(1998. 6. 11)
 (33) 優先権主張国 日本(JP)
 (72) 発明者 佐谷 裕司
 大阪府門真市大字門真1006番地 松下電器
 産業株式会社内
 (72) 発明者 武富 義尚
 大阪府門真市大字門真1006番地 松下電器
 産業株式会社内
 (72) 発明者 筒 博司
 大阪府門真市大字門真1006番地 松下電器
 産業株式会社内
 (72) 発明者 西谷 輝
 大阪府門真市大字門真1006番地 松下電器
 産業株式会社内
 (72) 発明者 西谷 幹彦
 大阪府門真市大字門真1006番地 松下電器
 産業株式会社内

- (72) 発明者 後藤 真志
 大阪府門真市大字門真1006番地 松下電器
 産業株式会社内
 (72) 発明者 美濃 美子
 大阪府門真市大字門真1006番地 松下電器
 産業株式会社内
 Fターム(参考) 5F051 AA03 CA14 CA32 CB21 CB25
 GA03
 5F052 AA02 AA03 AA04 AA18 AA24
 AA25 BA07 BA12 BA14 BA15
 BB01 BB02 BB05 BB07 CA04
 DA01 DA02 DA03 DA04 DA05
 DA06 DB02 DB03 EA01 EA11
 EA12 FA02 FA04 FA06 FA25
 FA26 HA06 JA01
 5F110 AA16 AA17 AA30 BB02 BB04
 BB05 BB07 BB09 BB10 CC02
 CC05 CC07 CC08 DD02 DD13
 DD15 DD17 EE03 EE04 EE06
 EE09 GG01 GG02 GG04 GG13
 GG23 GG25 GG45 GG47 HJ01
 HJ12 HJ13 HL03 HL04 HL06
 PP01 PP02 PP03 PP04 PP05
 PP06 PP08 PP13 PP24 PP29
 PP36 QQ02 QQ11 QQ19 QQ25